



Attorney Docket No.: 8019-1033

PATENT

IN THE U.S. PATENT AND TRADEMARK OFFICE

Applicant: HAYASE et al.
Appl. No.: 10/692,736
Filed: October 27, 2003
For: METHOD OF FABRICATING LIQUID CRYSTAL
DISPLAY DEVICE

L E T T E R

Assistant Commissioner for Patents
P.O. Box 1450
Alexandria, Virginia 22313-1450

Date: December 29, 2003

Sir:

Under the provisions of 35 U.S.C. § 119 and 37 C.F.R. § 1.55(a), the applicant(s) hereby claim(s) the right of priority based on the following application(s):

<u>Country</u>	<u>Application No.</u>	<u>Filed</u>
JAPAN	2003-362206	October 22, 2003

A certified copy of the above-noted application(s) is(are) attached hereto.

If necessary, the Commissioner is hereby authorized in this, concurrent, and future replies, to charge payment or credit any overpayment to Deposit Account No. 25-0120 for any additional fee required under 37 C.F.R. §§ 1.16 or 1.17; particularly, extension of time fees.

Respectfully submitted,

YOUNG & THOMPSON

By Benoit Castel

Benoit Castel, #35,041

BC/psf

745 South 23rd Street, Suite 200
Arlington, Virginia 22202
(703) 521-2297

Attachment

(Rev. 04/19/2000)

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 1 0 月 2 2 日
Date of Application:

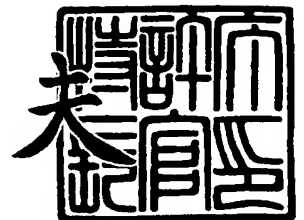
出 願 番 号 特 願 2 0 0 3 - 3 6 2 2 0 6
Application Number:
[ST. 10/C]: [J P 2 0 0 3 - 3 6 2 2 0 6]

出 願 人 鹿 児 島 日 本 電 気 株 式 会 社
Applicant(s):

2 0 0 3 年 1 1 月 2 7 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



【書類名】 特許願
【整理番号】 00320478
【提出日】 平成15年10月22日
【あて先】 特許庁長官殿
【国際特許分類】 G09F 9/00
G02F 1/1343

【発明者】
【住所又は居所】 鹿児島県出水市大野原町 2 0 8 0
鹿児島日本電気株式会社内
【氏名】 前田 明寿

【発明者】
【住所又は居所】 鹿児島県出水市大野原町 2 0 8 0
鹿児島日本電気株式会社内
【氏名】 早瀬 貴介

【発明者】
【住所又は居所】 鹿児島県出水市大野原町 2 0 8 0
鹿児島日本電気株式会社内
【氏名】 山田 恵子

【発明者】
【住所又は居所】 鹿児島県出水市大野原町 2 0 8 0
鹿児島日本電気株式会社内
【氏名】 山下 正美

【発明者】
【住所又は居所】 鹿児島県出水市大野原町 2 0 8 0
鹿児島日本電気株式会社内
【氏名】 中田 慎一

【特許出願人】
【識別番号】 000181284
【氏名又は名称】 鹿児島日本電気株式会社

【代理人】
【識別番号】 100096105
【弁理士】
【氏名又は名称】 天野 広

【先の出願に基づく優先権主張】
【出願番号】 特願2002-311526
【出願日】 平成14年10月25日

【手数料の表示】
【予納台帳番号】 038830
【納付金額】 21,000円

【提出物件の目録】
【物件名】 特許請求の範囲 1
【物件名】 明細書 1
【物件名】 図面 1
【物件名】 要約書 1
【包括委任状番号】 0018597

【書類名】 特許請求の範囲**【請求項 1】**

基板上にスイッチング素子を形成する第一の工程と、前記スイッチング素子を層間絶縁膜で覆う第二の工程と、前記層間絶縁膜を介して前記スイッチング素子に接続される透明電極を前記層間絶縁膜上に形成する第三の工程と、を有する液晶表示装置の製造方法において、

前記第三の工程は、
前記層間絶縁膜上に非晶質の透明導電膜を堆積する工程と、
前記非晶質の透明導電膜をパターニングして透明電極を形成する工程と、
配向膜形成後の熱処理により前記透明電極を多結晶化する工程と、
を含むことを特徴とする液晶表示装置の製造方法。

【請求項 2】

前記第二の工程は、
前記スイッチング素子を実機絶縁膜で覆う工程と、
前記無機絶縁膜上に有機絶縁膜を形成する工程と、
を備えることを特徴とする請求項 1 に記載の液晶表示装置の製造方法。

【請求項 3】

前記無機絶縁膜上に有機絶縁膜を形成する工程において、前記有機絶縁膜は、少なくとも前記スイッチング素子のドレイン電極を含む信号線の全部または一部を覆ってパターン形成されることを特徴とする請求項 2 に記載の液晶表示装置の製造方法。

【請求項 4】

前記第一の工程は、
前記基板上にゲート電極を含む走査線及び共通電位を供給する共通配線を形成する工程と、
前記走査線及び前記共通配線を覆って前記基板上にゲート絶縁膜を形成する工程と、
前記ゲート絶縁膜上に前記スイッチング素子の活性層となる半導体層を形成する工程と、
前記走査線と交差し、前記スイッチング素子のドレイン電極を含む信号線と、前記スイッチング素子のソース電極とを形成する工程と、を有し、
前記第三の工程は、
前記非晶質の透明導電膜をパターニングして前記層間絶縁膜上に前記スイッチング素子と接続する画素電極と、前記共通配線と接続する共通電極とを形成する工程からなるものであることを特徴とする請求項 1 乃至 3 のいずれか一項に記載の液晶表示装置の製造方法。

【請求項 5】

前記透明導電膜をインジウム錫酸化膜（ITO）より形成することを特徴とする請求項 1 乃至 4 のいずれか一項に記載の液晶表示装置の製造方法。

【請求項 6】

前記層間絶縁膜上に前記透明導電膜を室温で成膜することを特徴とする請求項 1 乃至 5 のいずれか一項に記載の液晶表示装置の製造方法。

【請求項 7】

前記層間絶縁膜上に前記透明導電膜を少なくとも水または水素を含む雰囲気下で成膜することを特徴とする請求項 1 乃至 6 のいずれか一項に記載の液晶表示装置の製造方法。

【請求項 8】

前記熱処理を 180℃乃至 240℃の温度で行うことを特徴とする請求項 1 乃至 7 のいずれか一項に記載の液晶表示装置の製造方法。

【請求項 9】

基板上にスイッチング素子を形成する第一の工程と、少なくとも有機絶縁膜からなる上層を有する層間絶縁膜で前記スイッチング素子を覆う第二の工程と、前記層間絶縁膜を介して前記スイッチング素子に接続される透明電極を前記層間絶縁膜上に形成する第三の工

程と、を有する液晶表示装置の製造方法において、

前記層間絶縁膜は無機絶縁膜上に前記有機絶縁膜を有する構成であり、

前記第三の工程は、

前記有機絶縁膜をパターン形成する工程と、

前記有機絶縁膜を含む基板にプラズマ処理を施す工程と、

前記無機絶縁膜にコンタクトホールを開口する工程と、

前記層間絶縁膜上に透明導電膜を堆積する工程と、

前記透明導電膜をパターニングして透明電極を形成する工程と、

を含むことを特徴とする液晶表示装置の製造方法。

【請求項 10】

前記有機絶縁膜をパターン形成する工程において、前記有機絶縁膜は、少なくとも前記スイッチング素子のドレイン電極を含む信号線の全部または一部を覆ってパターン形成されることを請求項 9 に記載の液晶表示装置の製造方法。

【請求項 11】

前記第一の工程は、

前記基板上に、ゲート電極を含む走査線及び共通電位を供給する共通配線を形成する工程と、

前記走査線及び前記共通配線を覆って前記基板上にゲート絶縁膜を形成する工程と、

前記ゲート絶縁膜上に前記スイッチング素子の活性層となる半導体層を形成する工程と

、
前記走査線と交差し、前記スイッチング素子のドレイン電極を含む信号線と、前記スイッチング素子のソース電極とを形成する工程と、を有し、

前記透明導電膜をパターニングして透明電極を形成する工程は、

前記透明導電膜をパターニングして前記層間絶縁膜上に前記スイッチング素子と接続する画素電極と、前記共通配線と接続する共通電極とを形成する工程からなるものであることを特徴とする請求項 9 又は 10 に記載の液晶表示装置の製造方法。

【請求項 12】

前記プラズマ処理がヘリウム (He) プラズマにより行われることを特徴とする請求項 9 乃至 11 のいずれか一項に記載の液晶表示装置の製造方法。

【請求項 13】

前記無機絶縁膜にコンタクトホールを開口する工程は、

前記層間絶縁膜上にフォトレジストをパターン形成する工程と、

前記フォトレジストをポストバークする工程と、

前記フォトレジストをマスクとして前記無機絶縁膜にウェットエッチングまたはウェットエッチング及びドライエッチングの双方を施す工程と、

を備えることを特徴とする請求項 9 乃至 12 のいずれか一項に記載の液晶表示装置の製造方法。

【請求項 14】

基板上にスイッチング素子を形成する第一の工程と、前記スイッチング素子を少なくとも上層に有機絶縁膜を有する層間絶縁膜で覆う第二の工程と、前記層間絶縁膜を介して前記スイッチング素子に接続される透明電極を前記層間絶縁膜上に形成する第三の工程と、を有する液晶表示装置の製造方法において、

前記層間絶縁膜は無機絶縁膜上に前記有機絶縁膜を有する構成であり、

前記第三の工程は、

前記有機絶縁膜をパターン形成する工程と、

前記無機絶縁膜にコンタクトホールを開口する工程と、

前記層間絶縁膜上に透明導電膜を堆積する工程と、

前記透明導電膜をパターニングして透明電極を形成する工程と、を含み、

前記無機絶縁膜にコンタクトホールを開口する工程は、

前記層間絶縁膜上にフォトレジストをパターン形成する工程と、

前記フォトリジストをポストバークする工程を経ることなく、前記フォトリジストをマスクとして前記無機絶縁膜にドライエッチングを施す工程と、を備えることを特徴とする液晶表示装置の製造方法。

【請求項 15】

前記有機絶縁膜をパターン形成する工程において、前記有機絶縁膜は、少なくとも前記スイッチング素子のドレイン電極を含む信号線の全部または一部を覆ってパターン形成されることを請求項 14 に記載の液晶表示装置の製造方法。

【請求項 16】

前記第一の工程は、
前記基板上にゲート電極を含む走査線及び共通電位を供給する共通配線を形成する工程と、
前記走査線及び前記共通配線を覆って前記基板上にゲート絶縁膜を形成する工程と、
前記ゲート絶縁膜上に前記スイッチング素子の活性層となる半導体層を形成する工程と、
前記走査線と交差し、前記スイッチング素子のドレイン電極を含む信号線と、前記スイッチング素子のソース電極とを形成する工程と、を有し、
前記透明導電膜をパターンニングして透明電極を形成する工程は、前記透明導電膜をパターンニングして前記層間絶縁膜上に前記スイッチング素子と接続する画素電極と、前記共通配線と接続する共通電極とを形成する工程からなるものであることを特徴とする請求項 14 又は 15 に記載の液晶表示装置の製造方法。

【請求項 17】

前記透明導電膜をインジウム錫酸化膜（ITO）またはインジウム亜鉛酸化膜（IZO）により形成することを特徴とする請求項 9 乃至 16 のいずれか一項に記載の液晶表示装置の製造方法。

【書類名】明細書

【発明の名称】液晶表示装置の製造方法

【技術分野】

【0001】

本発明は、液晶表示装置の製造方法に関し、特に、有機絶縁膜を層間絶縁膜として用い、その有機絶縁膜上に透明導電膜をパターン形成する工程を有する液晶表示装置の製造方法に関する。

【背景技術】

【0002】

液晶表示装置は、その光源の種類に応じて、透過型液晶表示装置、反射型液晶表示装置及び半透過型液晶表示装置に分類される。

【0003】

透過型液晶表示装置は、バックライト用の光源を備えており、このバックライトにより表示が行われる。反射型液晶表示装置は、内部に反射板を有しており、この反射板により外部からの入射光を反射させて光源としている。このため、透過型液晶表示装置とは異なり、光源としてのバックライトを備える必要がない。半透過型液晶表示装置は、表示領域の半分を透過型液晶表示装置として、残りの半分を反射型液晶表示装置として構成したものである。

【0004】

上記の3つの種類の液晶表示装置のうち、透過型液晶表示装置においては、画素電極を駆動制御するスイッチング素子として、薄膜トランジスタ (Thin Film Transistor: TFT) またはMIM (Metal Insulator Metal) が従来から広く用いられている。画素電極としては、高透過率及び低抵抗率を確保する観点から、インジウム錫酸化膜 (ITO) その他の透明導電膜が広く用いられている。

【0005】

ITOを画素電極にパターンニングするための方法として、これまでに、種々の技術が開示されている。

【0006】

例えば、特開平6-88973号公報 (特許文献1) には、酸化珪素その他の無機層間絶縁膜上にITOを0℃乃至100℃の温度でスパッタリングにより成膜し、パターンニング後に水素雰囲気中で200℃乃至400℃ (好ましくは230℃乃至380℃) の温度で熱処理する技術が開示されている。これにより、TFTの半導体層のダングリングボンドを減少させ、電気特性を向上させるための熱処理と、ITOの透過率を上げ、抵抗率を下げるための熱処理 (アニール) とを1回の工程で行うことができることが述べられている。

【0007】

一方、アクリル樹脂その他の有機絶縁膜上にITOをパターン形成する技術として、例えば、特開平9-258247号公報 (特許文献2) には、アクリル樹脂からなる有機層間絶縁膜上にITOを230℃程度の温度でスパッタリングにより成膜し、成膜直後に100℃以上成膜温度以下の温度で熱処理を行い、熱処理後にITOをパターンニングする技術が開示されている。ITO成膜後に熱処理を行うことにより、ITOパターンニング時の線幅シフトを小さくすることができると述べられている。

【0008】

有機絶縁膜を層間絶縁膜として用いた場合は、上記特許文献1のように、230℃以上の温度で熱処理を行うと、一般に有機絶縁膜が分解し、透過率が低下する。このため、TFTの半導体層のダングリングボンドを減少させ、電気特性を向上させるための熱処理は、通常、有機絶縁膜形成前にを行い、ITO成膜後の熱処理とは独立に行なわれている。

【0009】

さらに、アクリル樹脂その他の有機絶縁膜上と窒化珪素その他の無機絶縁膜上に、同時にITOをパターン形成する技術として、例えば、特開2001-343901号公報 (

特許文献3)には、上記特許文献2と同様に、有機絶縁膜と無機絶縁膜上にITOを成膜し、成膜後150℃乃至220℃(好ましくは200℃乃至220℃)の温度で熱処理を行い、熱処理後にITOをパターンニングする技術が開示されている。

【0010】

また、特開2001-345023号公報(特許文献4)及び特開2001-345024号公報(特許文献5)には、ITO成膜前に酸素、Ar、CF₄によりプラズマ処理を行い、有機絶縁膜上のITOの結晶粒径を20nm乃至50nmに制御する技術が開示されている。ITO成膜後の熱処理や成膜前のプラズマ処理により、有機絶縁膜上のITOと無機絶縁膜上のITOのエッチングレートがほぼ同程度となり、ITOパターンニング時の線幅シフトを小さくすることができると述べている。さらに、特許文献4には、ITOをパターンニングした後に、さらに、150℃乃至220℃の温度における熱処理を追加してもよいことが述べられている。

【0011】

また、ポリイミド樹脂、アクリル樹脂その他の有機絶縁膜上にITOをパターン形成する技術として、例えば、特開平10-161158号公報(特許文献6)には、ITO成膜前にスパッタエッチング、ドライエッチング、UV処理の方法で、有機絶縁膜を粗面化する技術が開示されている。これらの処理により、ITOと有機絶縁膜と間の接触面積が大きくなり、両者の密着性が向上するため、ITOを正確にパターンニングすることができると述べている。また、これらの処理は、コンタクトホール開口後、開口前のどちらで行ってもよいことが述べられている。

【特許文献1】特開平6-88973号公報(第3頁)

【特許文献2】特開平9-258247号公報(第4-5頁)

【特許文献3】特開2001-343901号公報(第6頁)

【特許文献4】特開2001-345023号公報(第12-14頁、図12-16)

【特許文献5】特開2001-345024号公報(第7-8頁、図7-9)

【特許文献6】特開平10-161158号公報(第10-11頁、図13-14)

【発明の開示】

【発明が解決しようとする課題】

【0012】

アクリル樹脂その他の有機層間絶縁膜上のITOのパターン形成を考えた場合、前述した特許文献1の方法では、熱処理温度が一般に有機絶縁膜の耐熱温度より高いため、有機絶縁膜が分解して色づきが起り、透過率が低下する。熱処理温度が200℃乃至230℃程度の温度範囲では、有機絶縁膜の分解は一般に抑えられるが、TFEの半導体層のダングリングボンドを減少させるには、温度が低すぎ、不十分である。従って、TFE基板の製造において、熱処理(アニール)工程を1回にすることは不可能である。

【0013】

一方、前述した特許文献2の方法では、ITOの成膜時に有機絶縁膜から排出されるガスによりITO膜が変質してしまい、パターンニング時にエッチング残渣が生じる。エッチング残渣は、ITOの成膜温度を100℃以下に下げれば、ある程度は抑制することはできるが、残渣の発生を完全に抑制することはできない。また、ITO成膜後の熱処理を行うことにより、TFE基板の製造時における熱処理(アニール)工程が2回必要になる。

【0014】

また、前述した特許文献4及び特許文献5では、プラズマ処理をITOの成膜前に、即ち、有機層間絶縁膜にコンタクトホールを開口した後に行うため、プラズマ処理のガスの種類によっては、ITOと下層金属膜との間のコンタクト抵抗が増大してしまうことが、本発明者の実験で判明した。特に、CF₄その他のフッ素系のガスやHeガスを用いた場合には、この現象が顕著である。

【0015】

また、前述した特許文献6では、まず、有機絶縁膜にUV処理を行うと、有機絶縁膜が

分解し、色づきが起こってしまう。また、スパッタエッチングやドライエッチングをコンタクトホール開口前に行う場合、有機絶縁膜が非感光性であれば、有機絶縁膜を形成し、焼成後、スパッタエッチングやドライエッチングを行うことが可能である。これに対して、有機絶縁膜が感光性である場合には、有機絶縁膜を形成した状態でスパッタエッチングやドライエッチングを行う必要があり、このため、エッチング装置を汚染したり、生産性を著しく害するだけでなく、形成した有機絶縁膜の微小な凹凸が焼成時に平坦化され、所期の目的を達することができなくなってしまう。一方、スパッタエッチングやドライエッチングをコンタクトホール開口後に行う場合は、前述したコンタクト抵抗が増大するという課題がある。

【0016】

このコンタクト抵抗の増大は、コモンストレージ方式のTN (Twisted Nematic) 型や、IPS (In-Plane Switching) 型の液晶表示装置において、横クロストークや横筋ムラ等の現象を発生させることがある。つまり、コモンストレージ方式の場合、共通配線 (コモン配線) に共通の電位を与えるため、共通配線を相互に結束する必要があるが、結束を層間絶縁膜上のITO膜を介して行うようなTFI構造を採用した場合、有機絶縁膜を用いているためにコンタクト抵抗が高くなり、共通配線全体の抵抗が高くなることが避けられない。

【0017】

近年、有機層間絶縁膜を介して、信号線上に透明導電膜からなる共通電極を形成し、共通電極に対向して、共通電極と同一透明導電膜からなる画素電極を形成するような高開口率のIPS型液晶表示装置が実現されている (例えば、WO98/47044号公報参照)。

【0018】

このような液晶表示装置においては、有機絶縁膜上の透明導電膜のパターニングを精度良く、かつ、基板面内において均一に行うことが非常に重要である。透明導電膜形成工程のプロセス制御が十分でないと、表示ムラが発生するためである。これに加え、前述したように、コモンストレージ方式のIPS型液晶表示装置においては、有機層間絶縁膜を介した透明導電膜と下地金属膜とのコンタクト抵抗を低くすることが重要である。

【0019】

このように、有機層間絶縁膜上の透明導電膜のパターン精度を向上し、かつ、有機層間絶縁膜上の透明導電膜と下地金属膜とのコンタクト抵抗を低く維持することのできる液晶表示装置の製造方法が求められている。

【0020】

本発明は以上のような問題点に鑑みてなされたものであり、少なくとも有機層間絶縁膜を用いた液晶表示装置の製造方法において、無機層間絶縁膜及び有機層間絶縁膜へのコンタクトホールの形成、並びに、有機層間絶縁膜上の透明導電膜のパターン形成に際し、透明導電膜のエッチング残渣を生じることなく、基板面内において均一に精度良くパターン形成でき、かつ、透明導電膜と下層金属膜との間のコンタクト抵抗の増大を防止することにより、表示不良を無くすることができる液晶表示装置の製造方法を提供することを目的とする。

【課題を解決するための手段】

【0021】

上記目的を達成するため、本発明に係る液晶表示装置の製造方法は、基板上にスイッチング素子を形成する第一の工程と、前記スイッチング素子を層間絶縁膜で覆う第二の工程と、前記層間絶縁膜を介して前記スイッチング素子に接続される透明電極を前記層間絶縁膜上に形成する第三の工程と、を有する液晶表示装置の製造方法において、前記第三の工程は、前記層間絶縁膜上に非晶質の透明導電膜を堆積する工程と、前記非晶質の透明導電膜をパターニングして透明電極を形成する工程と、配向膜形成後の熱処理により前記透明電極を多結晶化する工程と、を含むことを特徴とする。

【0022】

前記第二の工程は、例えば、前記スイッチング素子が無機絶縁膜で覆う工程と、前記無機絶縁膜上に有機絶縁膜を形成する工程と、を備えるものとすることができる。

【0023】

また、前記無機絶縁膜上に有機絶縁膜を形成する工程において、前記有機絶縁膜は、少なくとも前記スイッチング素子のドレイン電極を含む信号線の全部または一部を覆ってパターン形成されることが好ましい。

【0024】

前記第一の工程は、例えば、前記基板上にゲート電極を含む走査線及び共通電位を供給する共通配線を形成する工程と、前記走査線及び前記共通配線を覆って前記基板上にゲート絶縁膜を形成する工程と、前記ゲート絶縁膜上に前記スイッチング素子の活性層となる半導体層を形成する工程と、前記走査線と交差し、前記スイッチング素子のドレイン電極を含む信号線と、前記スイッチング素子のソース電極とを形成する工程と、を有するものとすることができ、前記第三の工程は、前記非晶質の透明導電膜をパターンニングして前記層間絶縁膜上に前記スイッチング素子と接続する画素電極と、前記共通配線と接続する共通電極とを形成する工程からなるものとすることができる。

【0025】

前記透明導電膜は、例えば、インジウム錫酸化膜（ITO）から形成することが好ましい。

【0026】

前記層間絶縁膜上への前記透明導電膜の形成は、例えば、室温で行うことが好ましい。

【0027】

さらに、前記層間絶縁膜上への前記透明導電膜の形成は、少なくとも水または水素を含む雰囲気下で行うことがさらに好ましい。

【0028】

前記熱処理は180℃乃至240℃の温度で行うことが好ましい。

【0029】

以上のような製造方法を採用することにより、有機層間絶縁膜上に透明導電膜を、エッチング残渣を生じることなく、基板面内において均一に精度良くパターン形成することができ、また、表示不良を無くすることができる。さらに、TFT基板の製造に際して、熱処理（アニール）工程を1回削減することができる。

【0030】

さらに、本発明は、基板上にスイッチング素子を形成する第一の工程と、少なくとも有機絶縁膜からなる上層を有する層間絶縁膜で前記スイッチング素子を覆う第二の工程と、前記層間絶縁膜を介して前記スイッチング素子に接続される透明電極を前記層間絶縁膜上に形成する第三の工程と、を有する液晶表示装置の製造方法において、前記層間絶縁膜は無機絶縁膜上に前記有機絶縁膜を有する構成であり、前記第三の工程は、前記有機絶縁膜をパターン形成する工程と、前記有機絶縁膜を含む基板にプラズマ処理を施す工程と、前記無機絶縁膜にコンタクトホールを開口する工程と、前記層間絶縁膜上に透明導電膜を堆積する工程と、前記透明導電膜をパターンニングして透明電極を形成する工程と、を含むことを特徴とする液晶表示装置の製造方法を提供する。

【0031】

前記有機絶縁膜をパターン形成する工程において、前記有機絶縁膜は、少なくとも前記スイッチング素子のドレイン電極を含む信号線の全部または一部を覆ってパターン形成されることが好ましい。

【0032】

前記第一の工程は、例えば、前記基板上に、ゲート電極を含む走査線及び共通電位を供給する共通配線を形成する工程と、前記走査線及び前記共通配線を覆って前記基板上にゲート絶縁膜を形成する工程と、前記ゲート絶縁膜上に前記スイッチング素子の活性層となる半導体層を形成する工程と、前記走査線と交差し、前記スイッチング素子のドレイン電極を含む信号線と、前記スイッチング素子のソース電極とを形成する工程と、を有するも

のとすることができ、前記透明導電膜をパターンニングして透明電極を形成する工程は、前記透明導電膜をパターンニングして前記層間絶縁膜上に前記スイッチング素子と接続する画素電極と、前記共通配線と接続する共通電極とを形成する工程からなるものとすることができる。

【0033】

前記プラズマ処理はヘリウム（He）プラズマにより行われることが好ましい。

【0034】

前記無機絶縁膜にコンタクトホールを開口する工程は、例えば、前記層間絶縁膜上にフォトリソistをパターン形成する工程と、前記フォトリソistをポストバークする工程と、前記フォトリソistをマスクとして前記無機絶縁膜にウェットエッチングまたはウェットエッチング及びドライエッチングの双方を施す工程と、を備えるものとすることができる。

【0035】

さらに、本発明は、基板上にスイッチング素子を形成する第一の工程と、前記スイッチング素子を少なくとも上層に有機絶縁膜を有する層間絶縁膜で覆う第二の工程と、前記層間絶縁膜を介して前記スイッチング素子に接続される透明電極を前記層間絶縁膜上に形成する第三の工程と、を有する液晶表示装置の製造方法において、前記層間絶縁膜は無機絶縁膜上に前記有機絶縁膜を有する構成であり、前記第三の工程は、前記有機絶縁膜をパターン形成する工程と、前記無機絶縁膜にコンタクトホールを開口する工程と、前記層間絶縁膜上に透明導電膜を堆積する工程と、前記透明導電膜をパターンニングして透明電極を形成する工程と、を含み、前記無機絶縁膜にコンタクトホールを開口する工程は、前記層間絶縁膜上にフォトリソistをパターン形成する工程と、前記フォトリソistをポストバークする工程を経ることなく、前記フォトリソistをマスクとして前記無機絶縁膜にドライエッチングを施す工程と、を備えることを特徴とする液晶表示装置の製造方法を提供する。

【0036】

前記有機絶縁膜をパターン形成する工程において、前記有機絶縁膜は、少なくとも前記スイッチング素子のドレイン電極を含む信号線の全部または一部を覆ってパターン形成されることが好ましい。

【0037】

前記第一の工程は、例えば、前記基板上にゲート電極を含む走査線及び共通電位を供給する共通配線を形成する工程と、前記走査線及び前記共通配線を覆って前記基板上にゲート絶縁膜を形成する工程と、前記ゲート絶縁膜上に前記スイッチング素子の活性層となる半導体層を形成する工程と、前記走査線と交差し、前記スイッチング素子のドレイン電極を含む信号線と、前記スイッチング素子のソース電極とを形成する工程と、を有するものとすることができ、前記透明導電膜をパターンニングして透明電極を形成する工程は、前記透明導電膜をパターンニングして前記層間絶縁膜上に前記スイッチング素子と接続する画素電極と、前記共通配線と接続する共通電極とを形成する工程からなるものであることが好ましい。

【0038】

前記透明導電膜は、例えば、インジウム錫酸化膜（ITO）またはインジウム亜鉛酸化膜（IZO）から形成することが好ましい。

【発明の効果】

【0039】

以上説明したように、本発明によれば、信号線上に少なくとも有機絶縁膜を含む層間絶縁膜を有し、層間絶縁膜上に透明導電膜をパターン形成する液晶表示装置の製造方法において、層間絶縁膜上に非晶質のITO膜をパターン形成し、配向膜形成後の熱処理で多結晶化することにより、ITO膜のパターンニングを、エッチング残渣を生じさせず、精度良く、均一に行うことができる。特に、層間絶縁膜上にITO膜からなる共通電極と画素電極を有するIPS型液晶表示装置において、ITO膜のパターンニング不均一に起因する表

示ムラをなくし、製造歩留を向上することができる。また、熱処理（アニール）工程を 1 工程削減することができる。

【0040】

また、本発明によれば、TFT 上に無機絶縁膜と有機絶縁膜からなる層間絶縁膜を有し、無機絶縁膜にコンタクトホールを開孔する前に、有機絶縁膜を含む層間絶縁膜上に He プラズマ処理を行うことにより、透明導電膜のパターニングを精度良く均一に行うことができ、同時に、透明導電膜と下地金属膜とのコンタクト抵抗の増大を防止することができる。特に、層間絶縁膜上に透明導電膜からなる共通電極と画素電極を有する IPS 型液晶表示装置において、透明導電膜のパターニング不均一に起因する表示ムラやコンタクト抵抗増大に起因する表示ムラをなくし、製造歩留を向上することができる。

【発明を実施するための最良の形態】

【0041】

以下、本発明の実施の形態について図面を参照して説明する。

【0042】

（第 1 の実施の形態）

図 1 は、本発明の第 1 の実施の形態に係る液晶表示装置の製造方法により製造される液晶表示装置における TFT 基板の構成を概念的に示す平面図である。本実施形態は IPS 型液晶表示装置の場合の例である。

【0043】

図 1 に示すように、TFT 基板 10 の対向基板側の面には、複数の走査線 11 と、走査線 11 に直交する信号線 12 と、隣接する走査線 11 の間において走査線 11 に平行に延びる共通配線 13 とが設けられている。各走査線 11 と各信号線 12 の交差部分には、薄膜トランジスタ（TFT）14 がマトリクス状に形成されている。

【0044】

走査線 11 の端部には走査線端子 15 が設けられており、走査線端子 15 を介して、外部駆動回路からの駆動信号が走査線 11 に入力される。また、信号線 12 の端部には信号線端子 16 が設けられており、信号線端子 16 を介して、外部駆動回路からの駆動信号が信号線 12 に入力される。

【0045】

共通配線 13 は、液晶を交流駆動するための基準となる共通の電位を与えるために相互に結線される。すなわち、TFT 基板 10 の両側には信号線 12 と平行に延びる共通配線結束線 17 a、17 b がそれぞれ設けられており、共通配線結束線 17 a は各共通配線 13 の一端（例えば、左側端部）を相互に接続し、共通配線結束線 17 b は各共通配線 13 の他端（例えば、右側端部）を相互に接続している。この共通配線 13 と、TFT 14 のソース電極に接続された画素電極との間で容量が形成される。共通配線結束線 17 a の端部には共通配線端子 18 a が設けられ、共通配線結束線 17 b の端部には共通配線端子 18 b が設けられている。

【0046】

図 2 は、図 1 に示した TFT 基板の 1 画素部を拡大して示す平面図であり、図 3（a）、（b）、（c）はそれぞれ、図 2 の 3 A-3 A 線、3 B-3 B 線、3 C-3 C 線に沿う断面図である。

【0047】

図 2 に示すように、TFT 基板上に形成される、相互に隣接する一対の走査線 11 と相互に隣接する一対の信号線 12 とは交差し、それらによって囲まれる表示領域を各画素部に区画する。各画素部には、櫛歯状に形成された画素電極 21 と共通電極 22 が交互に対向して配置されており、画素電極 21 と共通電極 22 との間において TFT 基板 10 に概ね平行な電界を発生させ、液晶分子の配列を制御している。

【0048】

図 3 に示すように、TFT 基板は、透明絶縁性基板 20 と、透明絶縁性基板 20 上に形成された走査線 11 及び共通配線 13 と、走査線 11 及び共通配線 13 を覆うように透明

絶縁性基板 20 上に形成されたゲート絶縁膜 31 と、ゲート絶縁膜 31 上に形成された薄膜トランジスタ (TFT) 14 と、TFT 14 を覆うようにゲート絶縁膜 31 上に形成されたパッシベーション膜 32 と、パッシベーション膜 32 上に形成された有機絶縁膜 33 と、有機絶縁膜 33 上に形成された画素電極 21 及び共通電極 22 とから構成されている。

【0049】

パッシベーション膜 32 と有機絶縁膜 33 とが層間絶縁膜 38 を構成しており、画素電極 21 及び共通電極 22 は、図 3 (a) 及び (c) に示すように、層間絶縁膜 38 上に設けられている。

【0050】

TFT 14 は、透明絶縁性基板 20 上に形成されたゲート電極 23 と、ゲート電極 23 を覆うゲート絶縁膜 31 と、ゲート絶縁膜 31 上に形成されたソース電極 24 及びドレイン電極 25 と、ソース電極 24 及びドレイン電極 25 の間においてゲート絶縁膜 31 上に形成された半導体層 34、から構成されている。

【0051】

本実施形態においては、TFT 14 は逆スタガ型の薄膜トランジスタの例を示しており、図 2 に示すように、TFT 14 のゲート電極 23 は走査線 11 の一部として形成されている。また、ドレイン電極 25 は、図 2 に示すように、信号線 12 の一部として形成されている。

【0052】

TFT 14 のソース電極 24 には、図 3 (a) に示すように、層間絶縁膜 38 に形成されたコンタクトホール 26 を介して画素電極 21 が接続されており、共通配線 13 には、図 3 (c) に示すように、層間絶縁膜 38 及びゲート絶縁膜 31 に形成されたコンタクトホール 27 を介して共通電極 22 がそれぞれ接続されている。

【0053】

この TFT 14 には、走査線 11 及びゲート電極 23 を通して走査信号が、信号線 12 及びドレイン電極 25 を通して表示信号が入力され、画素電極 21 への電荷の書き込みが行われる。

【0054】

また、図 3 (a) 及び (c) に示すように、共通配線 13 と蓄積容量電極 35 との間には蓄積容量が形成されている。

【0055】

次に、第 1 の実施の形態における TFT 基板の製造方法を説明する。

【0056】

図 4、図 6、図 8、図 10、図 12、図 2 は、1 画素部の各製造工程を示す平面図、図 5、図 7、図 9、図 11、図 13、図 3 は、それぞれ図 4、図 6、図 8、図 10、図 12、図 2 の各 A-A 線 ((a) 図)、各 B-B 線 ((b) 図)、各 C-C 線 ((c) 図) に沿う断面図である。ここで、各 A-A 線に沿う断面部は TFT 部、画素電極用のコンタクトホール部及び蓄積容量部を示し、各 B-B 線に沿う断面部は画素部を示し、各 C-C 線に沿う断面部は信号線部、共通電極用のコンタクトホール部及び蓄積容量部を示す。

【0057】

まず、図 4 及び図 5 に示すように、ガラス基板その他透明絶縁性基板 20 の上に、スパッタリングにより、Cr、Mo、Cr/Al 積層膜、Mo/Al 積層膜等からなる導電層を約 100 乃至 300 nm の膜厚で成膜し、フォトリソグラフィ工程により、ゲート電極 23 を含む走査線 11、共通配線 13、走査線端子部 (図示せず) 及び共通配線端子部 (図示せず) を形成する。

【0058】

次に、図 6 及び図 7 に示すように、プラズマ CVD により、走査線 11、共通配線 13、走査線端子部 (図示せず) 及び共通配線端子部 (図示せず) を覆うように透明絶縁性基板 20 上にシリコン窒化膜からなるゲート絶縁膜 31 を約 300 乃至 500 nm の膜厚で

成膜する。

【0059】

更に、アモルファスシリコン (a-Si) を約150乃至300nmの膜厚で、リンがドーパされたアモルファスシリコン (n⁺型 a-Si) を約30乃至50nmの膜厚でゲート絶縁膜31上に順次成膜し、フォトリソグラフィ工程によりTFT14の活性層となる半導体層34をゲート絶縁膜31上に形成する。走査線11及び共通配線13と信号線12の交差部にも、両者の絶縁耐圧を高めるための耐圧向上用半導体層64をゲート絶縁膜31上に半導体層34と同時に形成する。

【0060】

次に、図8及び図9に示すように、スパッタリングにより、Cr、Mo、Cr/Al/Cr積層膜、Mo/Al/Mo積層膜等からなる導電層を約100乃至400nmの膜厚でゲート絶縁膜31上に成膜し、フォトリソグラフィ工程により、ソース電極24、ドレイン電極25、蓄積容量電極35、信号線12、信号線端子部(図示せず)をそれぞれ形成する。

【0061】

続いて、ソース電極24及びドレイン電極25をマスクとして、半導体層34上部のn⁺型 a-Si をエッチング除去し、チャンネルを形成する。

【0062】

次に、図10及び図11に示すように、プラズマCVDにより、ソース電極24、ドレイン電極25、半導体層34、蓄積容量電極35、信号線12、信号線端子部(図示せず)を覆うようにしてゲート絶縁膜31上にシリコン窒化膜その他の無機膜からなるパッシベーション膜32を約100乃至300nmの膜厚で成膜する。

【0063】

この後、約280℃の温度の窒素雰囲気中で基板をアニールする。

【0064】

続いて、ポジ型感光性ノボラック系レジストを用いて、膜厚が約1.5乃至3.5μmの有機絶縁膜33をパッシベーション膜32上に成膜し、フォトリソグラフィ工程により、有機絶縁膜33のコンタクトホール形成部分に開口66、67を形成した後、230℃程度の温度で有機絶縁膜33を焼成する。

【0065】

その後、図12及び図13に示すように、フォトリソグラフィ工程により、パッシベーション膜32をエッチングして、開口66に対応する箇所にソース電極24を露出させる画素電極用のコンタクトホール26(図13(a)参照)と、信号線端子部の金属膜を露出させるコンタクトホール(図示せず)とを形成する。同時に、パッシベーション膜32及びゲート絶縁膜31をエッチングして、開口67に対応する箇所に共通配線13を露出させる共通電極用のコンタクトホール27(図13(c)参照)と、走査線端子部の金属膜及び共通配線端子部の金属膜を露出させるコンタクトホール(図示せず)と、各共通配線13の端部を露出させる共通配線結束線用のコンタクトホール(図示せず)とをそれぞれ形成する。

【0066】

このエッチングはドライエッチングで行ってもよいし、または、ウェットエッチングで行ってもよい。あるいは、ウェットエッチングとドライエッチングとを併用して行ってもよい。

【0067】

次に、図2及び図3に示すように、スパッタリングにより有機絶縁膜33上にITOからなる透明導電膜を成膜し、フォトリソグラフィ工程により、画素電極21、共通電極22、走査線端子部の金属膜、信号線端子部の金属膜、共通配線端子部の金属膜上の接続電極(図示せず)及び共通配線結束線(図示せず)を形成する。

【0068】

このとき、図3(b)に示すように、信号線12に対応して有機絶縁膜33上に共通電

極 22 の一つ 72 が位置し、また、蓄積容量電極 35 に対応して有機絶縁膜 33 上に画素電極 21 の一つ 71 が位置するように形成する。これにより、画素電極 21 が、画素電極用のコンタクトホール 26 を介して、ソース電極 24 に接続し、共通電極 22 が、共通電極用のコンタクトホール 27 を介して、共通配線 13 に接続し、また、接続電極が、走査線、信号線及び共通配線端子部用のコンタクトホールをそれぞれ介して、走査線端子部の金属膜、信号線端子部の金属膜及び共通配線端子部の金属膜に接続し、さらに、共通配線結束線が、共通配線結束線用のコンタクトホールを介して、各共通配線 13 の端部に接続する（端子部の構造については、後述する）。

【0069】

ここで、ITO の成膜は Ar ガスと酸素ガスの雰囲気中において、反応性スパッタリングにより行う。酸素ガスは Ar ガスに対して 1 乃至 5 原子 (atom) % 程度混合する。さらに、Ar ガスに対して 1 原子 % 程度の水や水素を加えてもよい。また、成膜時に基板加熱は行わず、成膜後のアニールも行わない。これにより、非晶質の ITO 膜を成膜することができる。

【0070】

非晶質 ITO 膜のエッチングは、王水またはシュウ酸系のエッチング液を用いて、ウェットエッチングにより行う。成膜時に微量の水や水素を加えると、エッチング残渣のないエッチングが容易に可能となる。非晶質 ITO 膜のエッチング時間は、膜のエッチングレートに応じて、適切な時間だけ行えばよく、フォトレジスト現像後のフォトレジストの線幅からエッチング後の ITO 膜の線幅を引いた両側サイドエッチング量を有機絶縁膜上で 1 μ m 程度に制御することができる。

【0071】

次に、第 1 の実施の形態における TFT 基板の端子部の構造について説明する。

【0072】

図 14 は、基板周辺の端子部の平面図であり、図 15 (a) は図 14 の 15A-15A 線に沿う断面図であり、走査線端子及び共通配線端子を示しており、図 15 (b) は図 14 の 15B-15B 線に沿う断面図であり、信号線端子を示している。

【0073】

走査線端子及び共通配線端子は、図 15 (a) に示すように、走査線 11 と同一の金属膜で透明絶縁性基板 20 上に形成される端子部金属膜 41 上において、共通電極と同一の透明導電膜 (ITO 膜) で形成される接続電極 42 として形成される。

【0074】

また、信号線端子は、図 15 (b) に示すように、信号線 12 と同一の金属膜でゲート絶縁膜 31 上に形成される端子部金属膜 81 上において、共通電極と同一の透明導電膜 (ITO 膜) で形成される接続電極 82 として形成される。

【0075】

ここで、接続電極 42 は、ゲート絶縁膜 31 及びパッシベーション膜 32 に開口された端子部コンタクトホール 43 を介して端子部金属膜 41 に接続された構造になっており、接続電極 82 はパッシベーション膜 32 に開口された端子部コンタクトホール 83 を介して端子部金属膜 81 に接続された構造になっている。このように、各端子部には有機絶縁膜 33 は形成されていない。

【0076】

ここで、パッシベーション膜 32 上の ITO 膜のサイドエッチング量は、有機絶縁膜 33 上の ITO 膜のサイドエッチング量より小さくなる。従って、有機絶縁膜 33 上の ITO 膜のサイドエッチング量が両側で 1 μ m 程度に制御されているので、實際上問題となることはない。

【0077】

なお、各共通配線 13 は、共通配線結束線用のコンタクトホール 44 (図 14 参照) を介して共通配線結束線 17a、17b に接続されている。コンタクトホール 44 の断面構造は、図示していないが、図 15 (a) に示した端子部コンタクトホール 43 と同様な構

造になっている。

【0078】

ここでは、共通配線結束線 17a、17b を透明導電膜で形成した例を示したが、共通配線結束線 17a、17b を信号線 12 と同一の金属膜で形成することもできる。

【0079】

また、図示していないが、共通配線結束線 17a、17b の一部を、パッシベーション膜 32 に開口されたコンタクトホールを介して透明導電膜により有機絶縁膜 33 上に引き出す。また、共通配線結束線 17a、17b の端部を、ゲート絶縁膜 31 及びパッシベーション膜 32 に開口されたコンタクトホールを介して同じ透明導電膜により有機絶縁膜 33 上に引き出す。このようにして、透明導電膜を介して共通配線結束線 17a、17b と各共通配線 13 とを接続するようにすることもできる。このような構造にすることにより、共通配線結束線 17a、17b の抵抗を下げることができる。

【0080】

次に、第 1 の実施の形態における TFT 基板と対向基板との間に液晶を挟持した液晶パネルの製造方法について概略的に説明する。

【0081】

図 16 は、この液晶パネルの 1 画素部分の断面図である。図 16 に示す液晶パネルは、前述の TFT 基板 10 と、TFT 基板 10 に対向して配置されている対向基板 50 と、TFT 基板 10 と対向基板 50 との間に挟持されている液晶層 55 と、から構成されている。

【0082】

対向基板 50 は、ガラス基板その他の透明絶縁性基板 30 と、透明絶縁性基板 30 の TFT 基板 10 と対向する面上に形成されたブラックマトリクス 52 と、ブラックマトリクス 52 を覆うようにして、透明絶縁性基板 30 上に形成された 3 色のカラーフィルタ 53R、53G、53B と、カラーフィルタ 53R、53G、53B 上に形成されたオーバーコート膜 54 と、透明絶縁性基板 30 の TFT 基板 10 とは反対側の面上に形成された透明導電層 56 と、を備えている。

【0083】

TFT 基板 10 及び対向基板 50 は以下のようにして形成される。

【0084】

上述のように TFT 基板 10 を形成した後、TFT 基板 10 の有機絶縁膜 33 上にポリイミド系の配向剤からなる膜厚が 30 乃至 60 nm の配向膜 51 を形成し、180℃乃至 240℃の温度で焼成し、配向処理を行う。

【0085】

その後、エポキシ系樹脂接着剤からなるシール材（図示せず）を TFT 基板 10 の周縁に沿って形成する。配向膜 51 の形成後の焼成は、透明導電膜のアニールも兼ねている。即ち、配向膜 51 の形成後の焼成により、非晶質 ITO 膜を多結晶化し、ITO 膜の透過率を向上させ、抵抗値を低減することができる。

【0086】

次いで、対向基板 50 を構成する透明絶縁性基板 30 のカラーフィルタ 53R、53G、53B が形成される面とは反対側の面に、膜厚が約 80 乃至 150 nm の ITO その他の透明導電層 56 を成膜する。

【0087】

次いで、透明絶縁性基板 30 の TFT 基板 10 と対向する面上に、ネガ型感光性アクリル系顔料分散レジストまたはカーボン系レジストを用いて、膜厚が約 1 乃至 3 μ m、光学濃度（OD 値）が 3 以上、シート抵抗値が $1 \times 10^{10} \Omega / \square$ 以上のブラックマトリクス 52 を形成する。

【0088】

次に、ネガ型感光性アクリル系顔料分散レジストを用いて、膜厚が約 1.0 乃至 1.5 μ m の赤色カラーフィルタ 53R を形成する。同様に、青色カラーフィルタ 53B 及び緑

色カラーフィルタ 53G の各色層を形成する。

【0089】

次に、ノボラック系レジストを用いて、膜厚が約 2.0 乃至 3.5 μm の有機絶縁膜からなるオーバーコート膜 54 を形成する。

【0090】

更に、この上にポリイミド系の配向剤からなる膜厚が 30 乃至 60 nm の配向膜 51 を形成し、焼成後、配向処理をして対向基板 50 とする。

【0091】

その後、シール材と面内スペーサ（図示せず）を介して、TFT 基板 10 の上に対向基板 50 を重ね合わせる。

【0092】

続いて、フッ素系化合物からなる液晶 55 を注入口（図示せず）を介して両基板の間に注入した後、UV 硬化型アクリレート系樹脂からなる封口材（図示せず）により注入口を封止し、所定ギャップのパネルを得る。ギャップは、例えば、アクリル系樹脂からなる柱つきのカラーフィルタ（図示せず）を用いて制御してもよい。

【0093】

最後に、TFT 基板 10 の素子面とは反対側の面と対向基板 50 のカラーフィルタとは反対側の面に、ヨウ素系偏光フィルムからなる偏光板 57 をそれぞれ貼り付ける。

【0094】

これにより、前述の TFT 基板 10 を用いた広視野角及び高開口率を有する液晶パネルが製造される。

【0095】

以上のように、本実施形態によれば、有機絶縁膜上に非晶質の ITO 膜をパターン形成し、配向膜形成後の焼成により ITO 膜を多結晶化することにより、ITO 膜のパターニングを精度良く、均一に行うことができる（後述する）。

【0096】

また、TFT 基板製造工程において、熱処理（アニール）工程を 1 工程削減することができる。

【0097】

（第 2 の実施の形態）

次に、本発明の第 2 の実施の形態について説明する。第 2 の実施の形態においては、有機絶縁膜 33 上にプラズマ処理が行われる。

【0098】

図 2、図 3 乃至図 10 及び図 11 の有機絶縁膜 33 の形成工程までの製造方法は、第 1 の実施の形態と全く同じであるので、説明は省略する。

【0099】

有機絶縁膜 33 の形成後、基板全面にヘリウム（He）プラズマ処理を行う。このヘリウムプラズマ処理はドライエッチング装置において、He ガスを高周波放電させることにより行う。

【0100】

その後、図 12 及び図 13 に示すように、フォトリソグラフィ工程により、パッシベーション膜 32 をエッチングして、開口 66 に対応する箇所にソース電極 24 を露出させる画素電極用のコンタクトホール 26（図 13（a）参照）と、信号線端子部を露出させるコンタクトホール（図示せず）とを形成する。また同時に、パッシベーション膜 32 及びゲート絶縁膜 31 をエッチングして、開口 67 に対応する箇所に共通配線 13 を露出させる共通電極用のコンタクトホール 27（図 13（c）参照）と、走査線端子部の金属膜、共通配線端子部の金属膜を露出させるコンタクトホール（図示せず）と、各共通配線 13 の端部を露出させる共通配線結束線用のコンタクトホール（図示せず）とを、それぞれ形成する。

【0101】

このエッチングはドライエッチングで行ってもよいし、あるいは、ウェットエッチング行ってもよい。あるいは、ウェットエッチングとドライエッチングとを併用して行ってもよい。

【0102】

ただし、コンタクトホールをドライエッチングで開口する場合、フォトリソグロフィー工程後のポストベークは行わない。また、コンタクトホールをウェットエッチングにより開口する場合、あるいは、ウェットエッチングの次にドライエッチングを行って開口する場合、フォトリソグロフィー工程後のポストベークを140℃程度の温度で行う。

【0103】

次に、図2、図3、図14乃至図16に示すように、スパッタリングにより有機絶縁膜33上にITOからなる透明導電膜を成膜し、フォトリソグロフィー工程により、画素電極21と、共通電極22と、走査線端子部及び共通配線端子部の金属膜41並びに信号線端子部の金属膜81上の接続電極42、82と、共通配線結束線17a、17bとを形成する。

【0104】

このとき、図3(b)に示すように、信号線12に対応して有機絶縁膜33上に共通電極22の一つ72が位置し、また、蓄積容量電極35に対応して有機絶縁膜33上に画素電極21の一つ71が位置するように形成する。これにより、画素電極21が、画素電極用のコンタクトホール26を介して、ソース電極24に接続し、共通電極22が、共通電極用のコンタクトホール27を介して、共通配線13に接続し、また、接続電極42、82が、走査線、共通配線、信号線端子部用のコンタクトホール43、83をそれぞれ介して、走査線端子部、共通配線端子部金属膜41、信号線端子部金属膜81に接続し、さらに、共通配線結束線17a、17bが、共通配線結束線用のコンタクトホール44を介して、各共通配線13の端部に接続する。

【0105】

ここで、ITOの成膜条件は、第1の実施の形態と同様である。

【0106】

透明導電膜は、ITOに代えて、インジウム亜鉛酸化膜(IZO)であってもよい。IZOの場合は、成膜条件によらず、非晶質の膜が形成される。

【0107】

以下、第2の実施の形態におけるTF基板10と対向基板50との間に液晶55を挟持した液晶パネルの製造方法についても、第1の実施の形態と全く同様であるので、説明は省略する。

【0108】

以上のように、無機絶縁膜にコンタクトホールを開口する前に、有機絶縁膜上にHeプラズマ処理を行うことにより、透明導電膜のパターニングを精度良く、均一に行うことができ、同時に、透明導電膜と下地金属膜とのコンタクト抵抗の増大を防止することができる(この点については後述する)。

【0109】

表1はITO膜の膜質とエッチングの出来栄(線幅シフト、パターン欠け)の関係を示す表である。

【0110】

【表1】

エッチング時のITO膜質	線幅シフト	パターン欠け
多結晶	○	×
非晶質	○	○

○: 良好(問題なし) ×: 不良(問題あり)

I T O 成膜時に 200℃ 程度の温度に加熱したり、I T O 膜成膜後に 200℃ 程度の温度で熱処理を行った場合、I T O 膜の膜質は多結晶となる。この場合、I T O 膜のエッチングレートは遅くなり、残渣も発生しやすくなるため、エッチング時間は長く設定する必要がある。エッチングによる有機絶縁膜上の I T O 膜のサイドエッチング量は 1 μ m 程度に制御することが可能であり、有機及び無機絶縁膜上の I T O 膜の線幅シフトは問題ない（○印は問題なしを意味する）。

【0111】

しかしながら、本発明者の実験によると、有機膜上の I T O 膜にパターンに欠けを生ずることが判明した（×印は問題有りを意味する）。これは、多結晶 I T O 膜の膜質が部分的に不均一になっているためと推定される。

【0112】

一方、本発明のように、I T O 成膜時に加熱を行わず、あるいは、さらに、水や水素を 1 原子% 程度含む雰囲気中で行うと、I T O 膜の膜質は非晶質となる。この場合、I T O 膜のエッチングレートは速くなり、残渣が発生することはない。エッチング時間は I T O 膜のエッチングレートに応じて短く設定すればよく、エッチングによる有機絶縁膜上の I T O 膜のサイドエッチング量は 1 μ m 程度に制御することが可能であり、有機及び無機絶縁膜上の I T O 膜の線幅シフトは問題ない（○印）。さらに、I T O 膜のパターン欠けも防止することができた（○印）。

【0113】

また、表 2 はコンタクトホール開口後に有機絶縁膜をプラズマ処理をした場合、そのプラズマ処理と I T O 膜のエッチングの均一性及び I T O 膜と下地金属膜間のコンタクト抵抗の関係を示す表である。

【0114】

【表 2】

プラズマ処理	エッチング均一性	コンタクト抵抗
A r	○	○
H e	○	×
O ₂	—	△
C F ₄	×	×

○：良好（問題なし） ×：不良（問題あり） —：変化なし △：改善なし

I T O 膜のエッチングの均一性は、第 1 及び第 2 の実施形態に示した I P S 型液晶表示装置における共通電極と画素電極の出来栄と、エッチング不均一に起因する表示ムラの有無とにより判定し、I T O 膜と下地金属膜間のコンタクト抵抗は、第 1 及び第 2 の実施形態に示した I P S 型液晶表示装置における I T O 膜と共通配線の金属膜、信号線の金属膜（ここでは何れも C r）との間のコンタクト抵抗値と、このコンタクト抵抗に起因する表示ムラの有無とにより判定したものである。

【0115】

本発明者の実験によると、A r プラズマ処理によれば、I T O 膜のエッチングの均一性は非常に良好であり（○印）、コンタクト抵抗も、スパッタエッチングに近い条件を選択すれば、処理がない場合に比べ、低減した（○印）。

【0116】

H e プラズマ処理によれば、I T O 膜のエッチングの均一性は非常に良好であった（○印）が、コンタクト抵抗は処理がない場合に比べ、増大した（×印）。これは、スパッタエッチングの効果が得られないためであると思われる。

【0117】

O₂ プラズマ処理によれば、I T O 膜のエッチングの均一性は処理がない場合と同等であり、改善効果が見られなかった（—印）。コンタクト抵抗は処理がない場合に比べ、少

し改善されるが、コンタクト抵抗に起因する表示ムラは改善できなかった(△印)。

【0118】

CF₄その他のフッ素系ガスのプラズマ処理によれば、ITO膜のエッチングの均一性、コンタクト抵抗共に処理がない場合に比べ、悪化した(×印)。

【0119】

従って、以上の結果から、Heプラズマ処理を行う場合は、コンタクトホール開口前に行う必要があることが判明した。

【0120】

さらに、本発明者の実験によると、第1及び第2の実施形態に示したコンタクトホールの開口工程において、フォトレジスト現像後にポストベークを行うと、ITO膜のエッチングの均一性が悪化することが判明した。この理由は明確でないが、ポストベークにより、有機絶縁膜とフォトレジストとの間の密着性が向上し、コンタクトホール開口後にフォトレジストを剥離除去する際、有機絶縁膜上の表面部分も一部除去してしまうため、有機絶縁膜の新しい表面が剥離液の影響を受けて、次に成膜するITO膜との密着性を悪くするためであると推定される。

【0121】

従って、コンタクトホールの開口をドライエッチングで行う場合は、ポストベークを行わないことが好ましい。

【0122】

一方、コンタクトホールの開口をウェットエッチングで、若しくは、ウェットエッチングとドライエッチングを併用して行う場合は、ポストベークを行う必要があり、このため、コンタクトホール開口前にHeプラズマ処理を行う方が好ましいことがわかった。ただし、コンタクトホールの開口にウェットエッチングを用いる場合、Heプラズマ処理により、エッチング液のしみ込みが発生しやすくなるので、Heプラズマ処理やポストベーク条件を最適化する必要がある。

【0123】

なお、前述の第1及び第2の実施の形態においては、層間絶縁膜38が無機絶縁膜32と有機絶縁膜33との積層膜で形成される例を示したが、有機絶縁膜33は信号線12上または信号線12と走査線11上のみパターン形成される。すなわち、この領域のみ層間絶縁膜38が無機絶縁膜32と有機絶縁膜33との積層膜で形成され、その他の領域は層間絶縁膜38が無機絶縁膜32単層で形成されていてもよい。

【0124】

また、第1の実施形態においては、層間絶縁膜38が無機絶縁膜32と有機絶縁膜33の積層膜で形成されているが、有機絶縁膜33のみで形成されていてもよい。

【0125】

また、第1及び第2の実施の形態においては、共通電極72が走査線11と信号線12との交差部を除いて、信号線12の一部を覆うように形成されている例を示したが、走査線11と信号線12との交差部も含めて、信号線12全体を覆うように形成されていてもよいし、走査線11と信号線12の両方の全体を覆うように形成されていてもよい。

【0126】

また、前述の実施の形態においては、本発明をIPS型の液晶表示装置に適用した例を述べたが、本発明は有機絶縁膜上に透明導電膜をパターン形成する液晶表示装置であればどのような液晶表示装置にも適用することができる。例えば、TN(Twisted Nematic)型やVA型(Vertical Alignment)型の液晶表示装置に本発明を適用することも可能である。

【0127】

また、前述の実施の形態においては、感光性ノボラック系レジストのような有機絶縁膜33を用いた例を示したが、それに代えて、ポリイミド樹脂やアクリル樹脂を用いることもできる。

【0128】

また、感光性有機絶縁膜に代えて、非感光性有機絶縁膜を用いることも可能である。この場合は、通常のフォトリソグラフィ工程と同様に、現像後にエッチング工程とレジスト剥離工程が必要になる。

【0129】

また、有機絶縁膜の開口工程とパッシベーション膜の開口工程は、別々のフォトリソグラフィ工程である例を示したが、同一のフォトリソグラフィ工程で開口してもよい。

【0130】

また、前述の実施の形態においては、逆スタガチャネルエッチ型TFTを有する液晶表示装置について述べたが、チャネル保護型や順スタガ型TFTでもよく、また、スタガード型TFTのみならず、コプレーナ型のTFTについても適用できることは言うまでもない。

【0131】

また、本発明は、非晶質(a-Si)TFTのみならず、ポリシリコン(p-Si)TFTにも適用することができる。

【0132】

さらに、スイッチング素子としては、TFTに代えて、MIMを用いることもできる。

【図面の簡単な説明】

【0133】

【図1】本発明の第1の実施の形態に係る液晶表示装置の製造方法により製造される横方向電界型液晶表示装置におけるTFT基板の構成を概念的に示す平面図である。

【図2】図1のTFT基板の1画素部を拡大して示す平面図である。

【図3】図2の3A-3A線、3B-3B線、3C-3C線に沿う断面図である。

【図4】図1のTFT基板を用いた液晶パネルの製造方法の一例を説明する、1画素部の工程平面図(第1工程)である。

【図5】図4の5A-5A線、5B-5B線、5C-5C線に沿う工程断面図である。

【図6】図1のTFT基板を用いた液晶パネルの製造方法の一例を説明する、1画素部の工程平面図(第2工程)である。

【図7】図6の7A-7A線、7B-7B線、7C-7C線に沿う工程断面図である。

【図8】図1のTFT基板を用いた液晶パネルの製造方法の一例を説明する、1画素部の工程平面図(第3工程)である。

【図9】図8の9A-9A線、9B-9B線、9C-9C線に沿う工程断面図である。

【図10】図1のTFT基板を用いた液晶パネルの製造方法の一例を説明する、1画素部の工程平面図(第4工程)である。

【図11】図10の11A-11A線、11B-11B線、11C-11C線に沿う工程断面図である。

【図12】図1のTFT基板を用いた液晶パネルの製造方法の一例を説明する、1画素部の工程平面図(第5工程)である。

【図13】図12の13A-13A線、13B-13B線、13C-13C線に沿う工程断面図である。

【図14】図1のTFT基板周辺の端子部の平面図である。

【図15】図15(a)は図14の15A-15A線に沿う断面図であり、図15(b)は図14の15B-15B線に沿う断面図である。

【図16】図1のTFT基板を用いた液晶パネルの1画素部分の断面図である。

【符号の説明】

【0134】

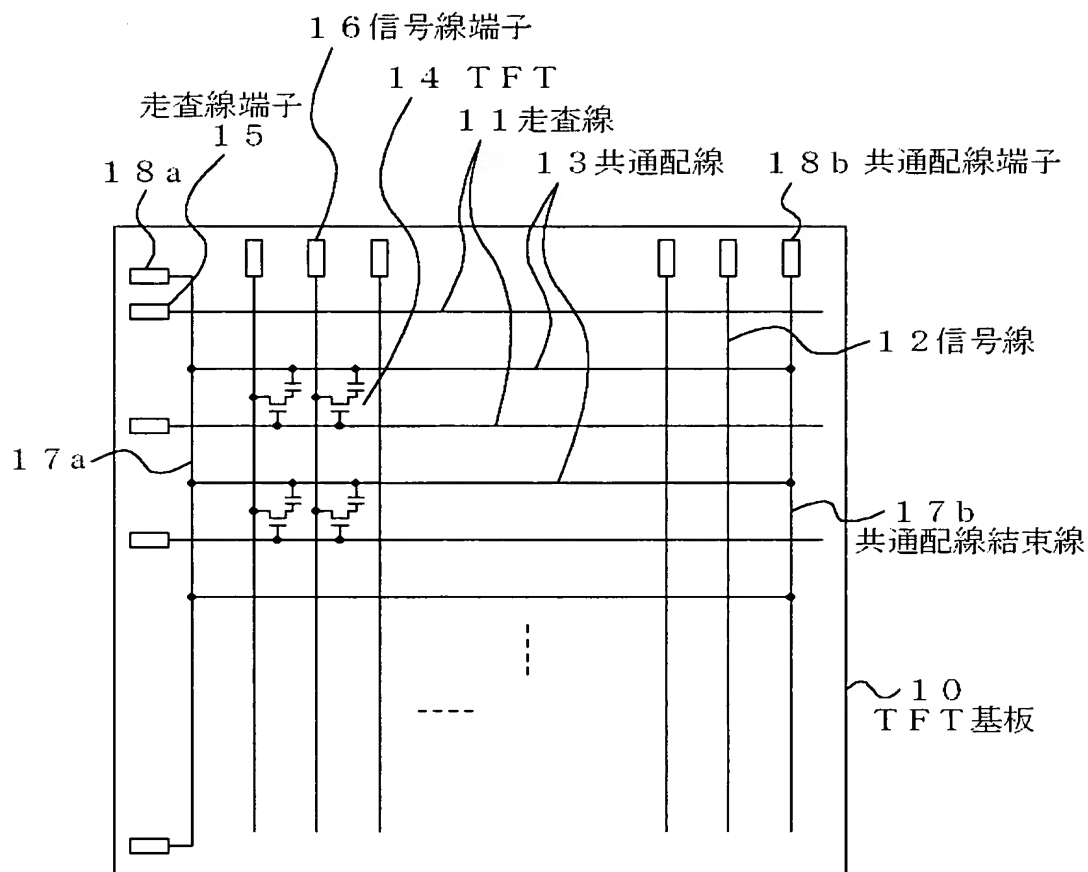
10 TFT基板

20、30 透明絶縁性基板

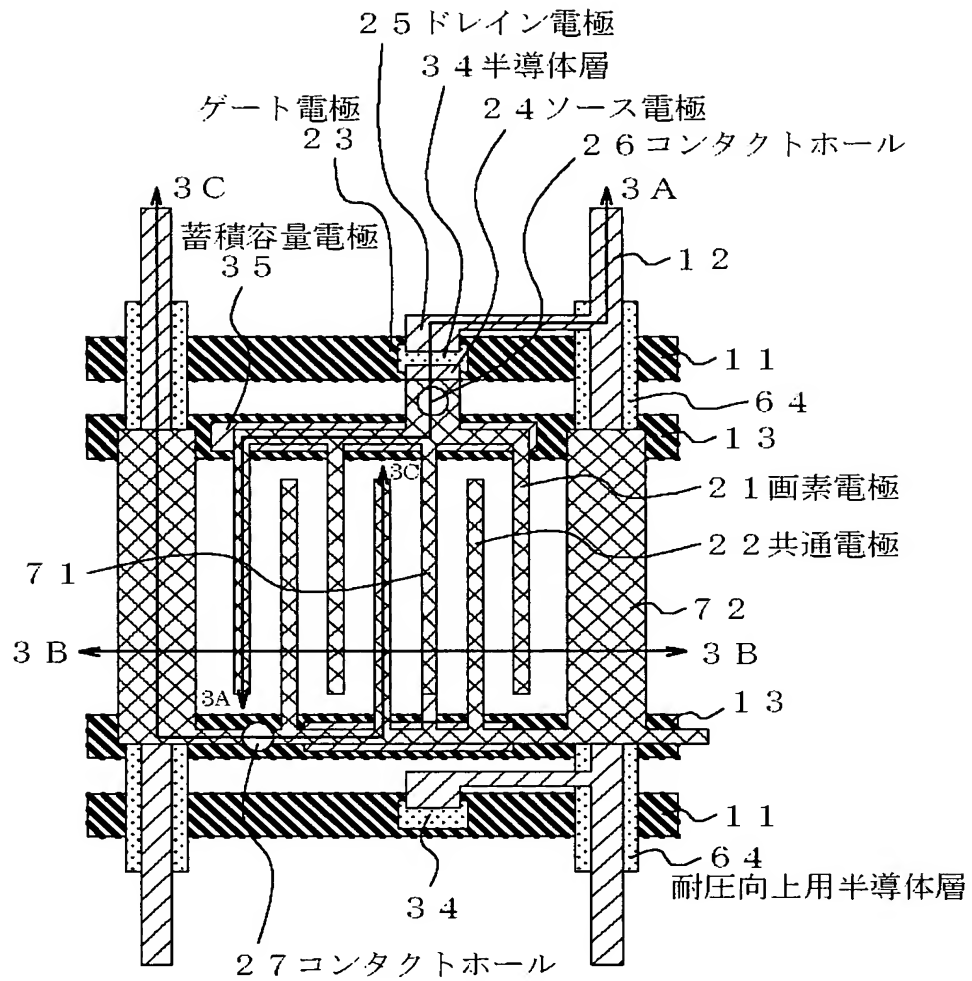
- 1 1 走査線
- 1 2 信号線
- 1 3 共通配線
- 1 4 T F T
- 1 5 走査線端子
- 1 6 信号線端子
- 1 7 a、1 7 b 共通配線結束線
- 1 8 a、1 8 b 共通配線端子
- 2 1、7 1 画素電極
- 2 2、7 2 共通電極
- 2 3 ゲート電極
- 2 4 ソース電極
- 2 5 ドレイン電極
- 2 6、2 7、4 4、9 6、9 7 コンタクトホール
- 3 1 ゲート絶縁膜
- 3 2 パッシベーション膜
- 3 3 有機絶縁膜
- 3 4 半導体層
- 3 5 蓄積容量電極
- 3 8 層間絶縁膜
- 4 1、8 1 端子部金属膜
- 4 2、8 2 接続電極
- 4 3、8 3 端子部コンタクトホール
- 5 0 対向基板
- 5 1 配向膜
- 5 2 ブラックマトリクス
- 5 3 R、5 3 G、5 3 B カラーフィルタ
- 5 4 オーバーコート膜
- 5 5 液晶層
- 5 6 透明導電層
- 5 7 偏光板
- 6 4 耐圧向上用半導体層
- 6 6、6 7 開口

【書類名】 図面

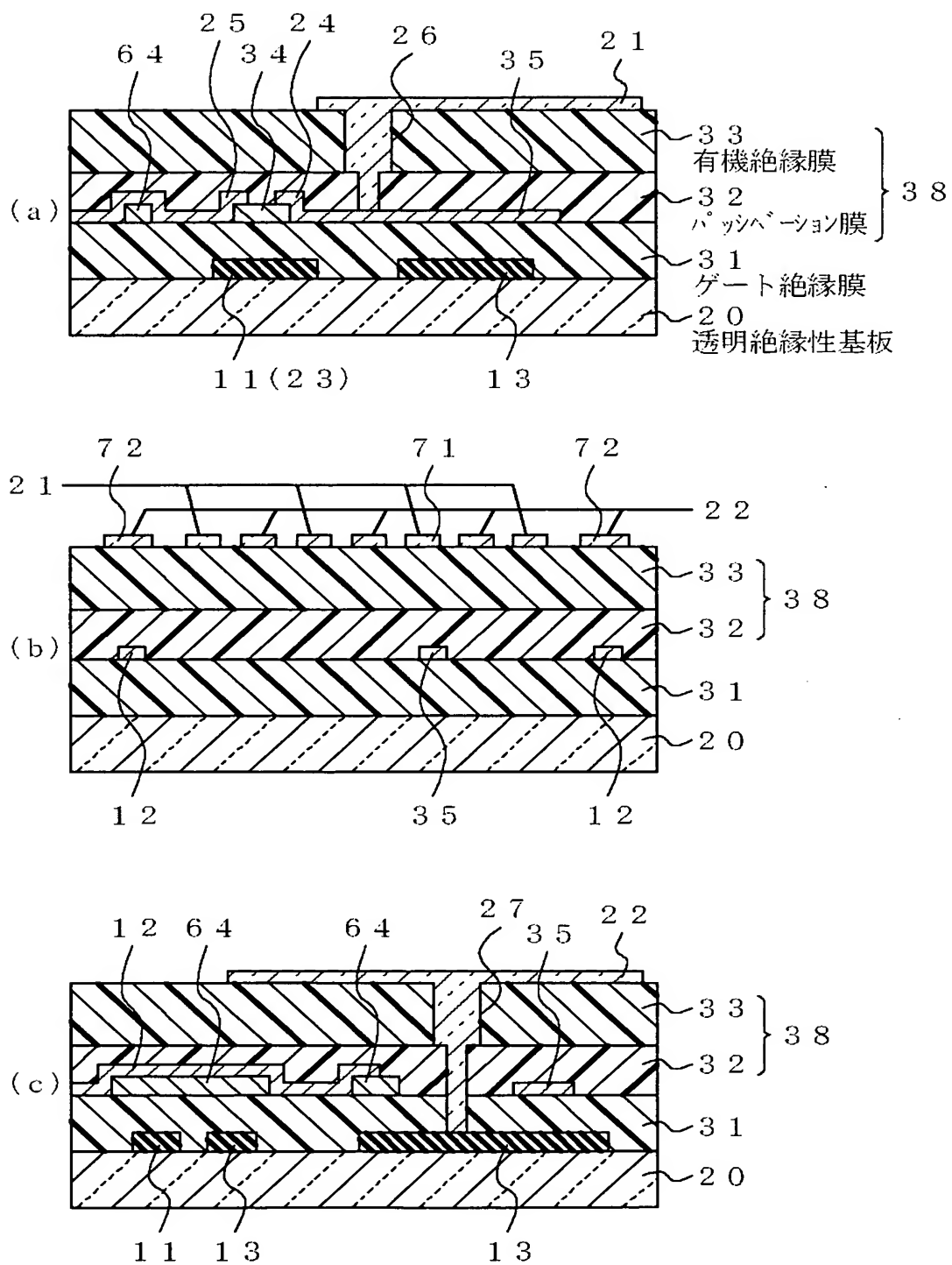
【図 1】



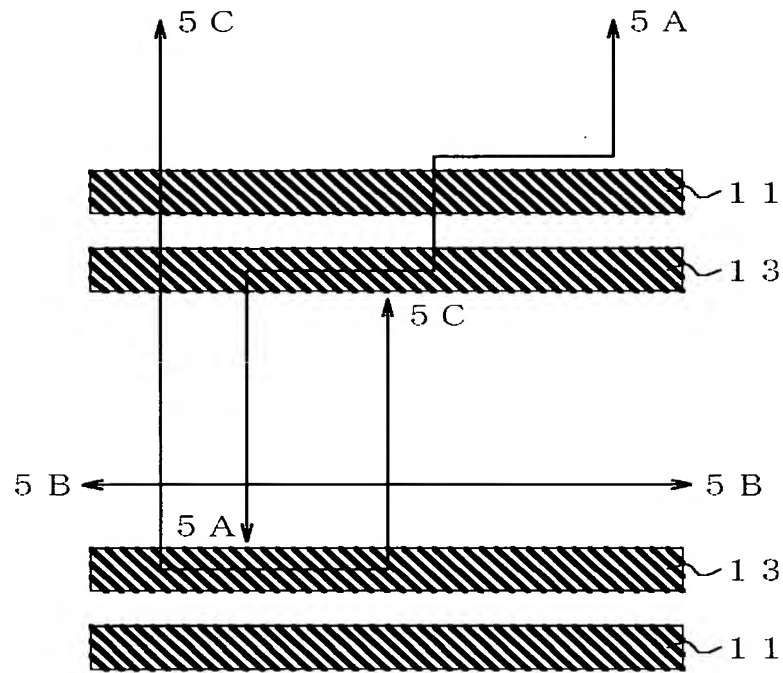
【図 2】



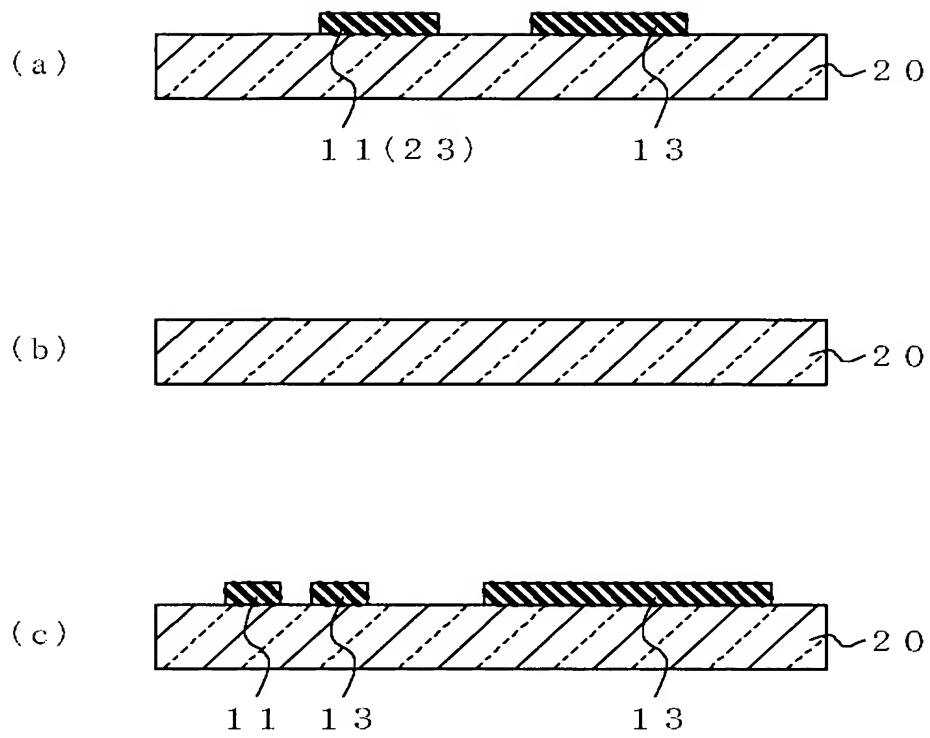
【図 3】



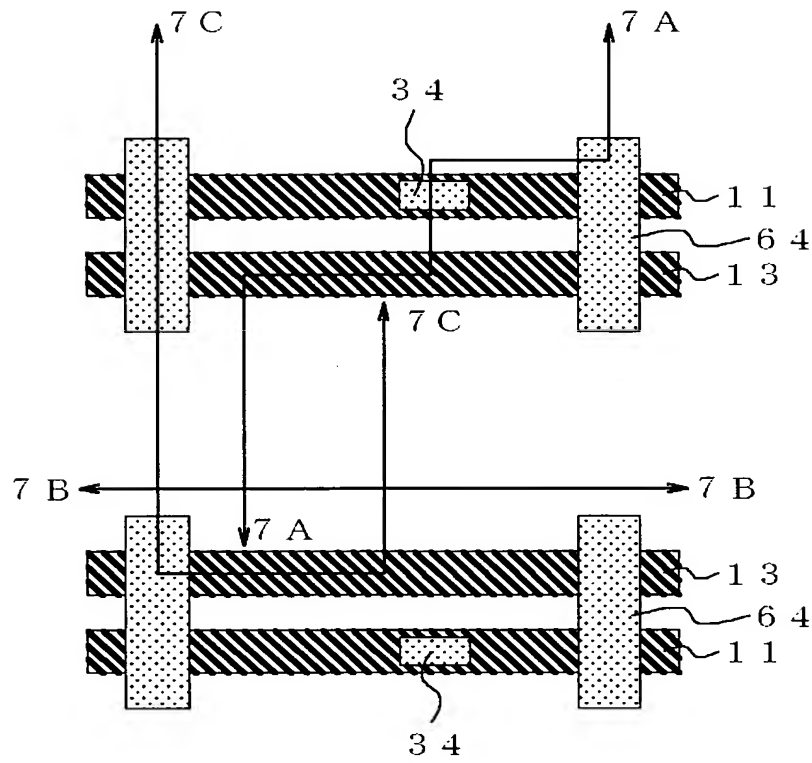
【図 4】



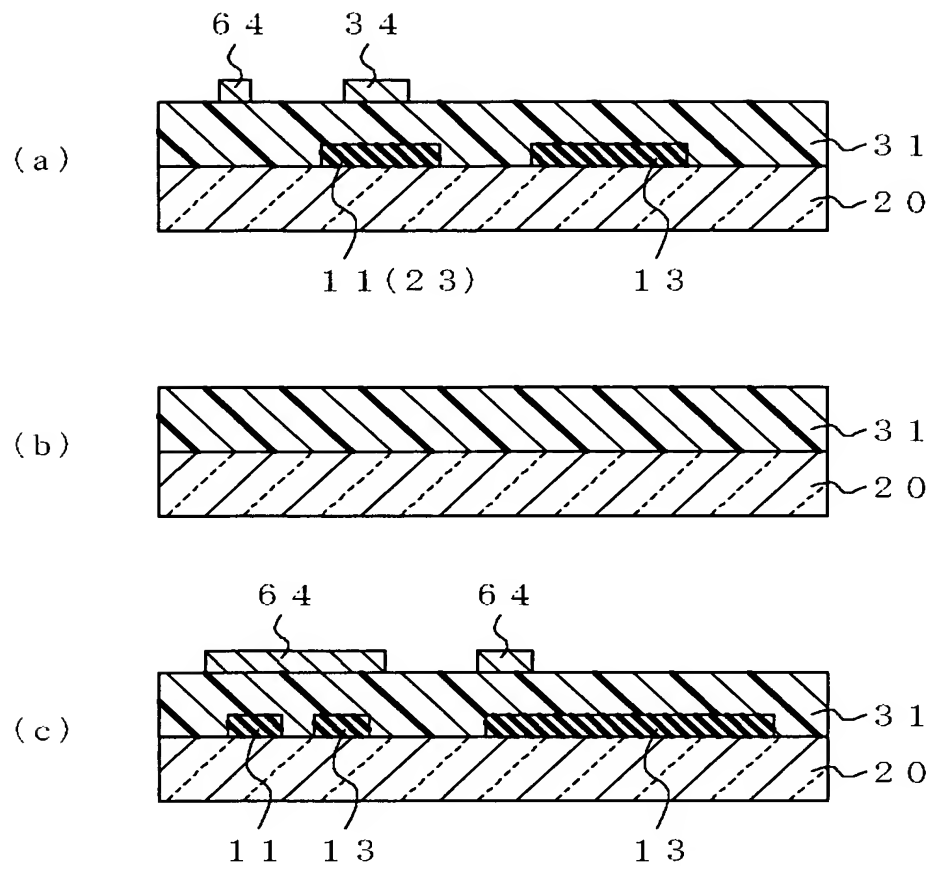
【図 5】



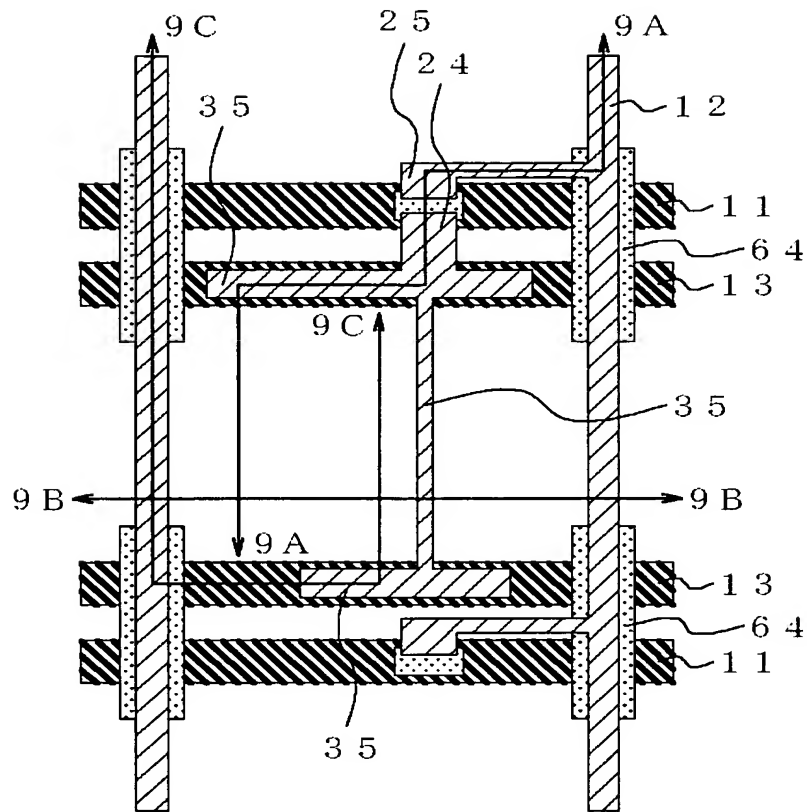
【図 6】



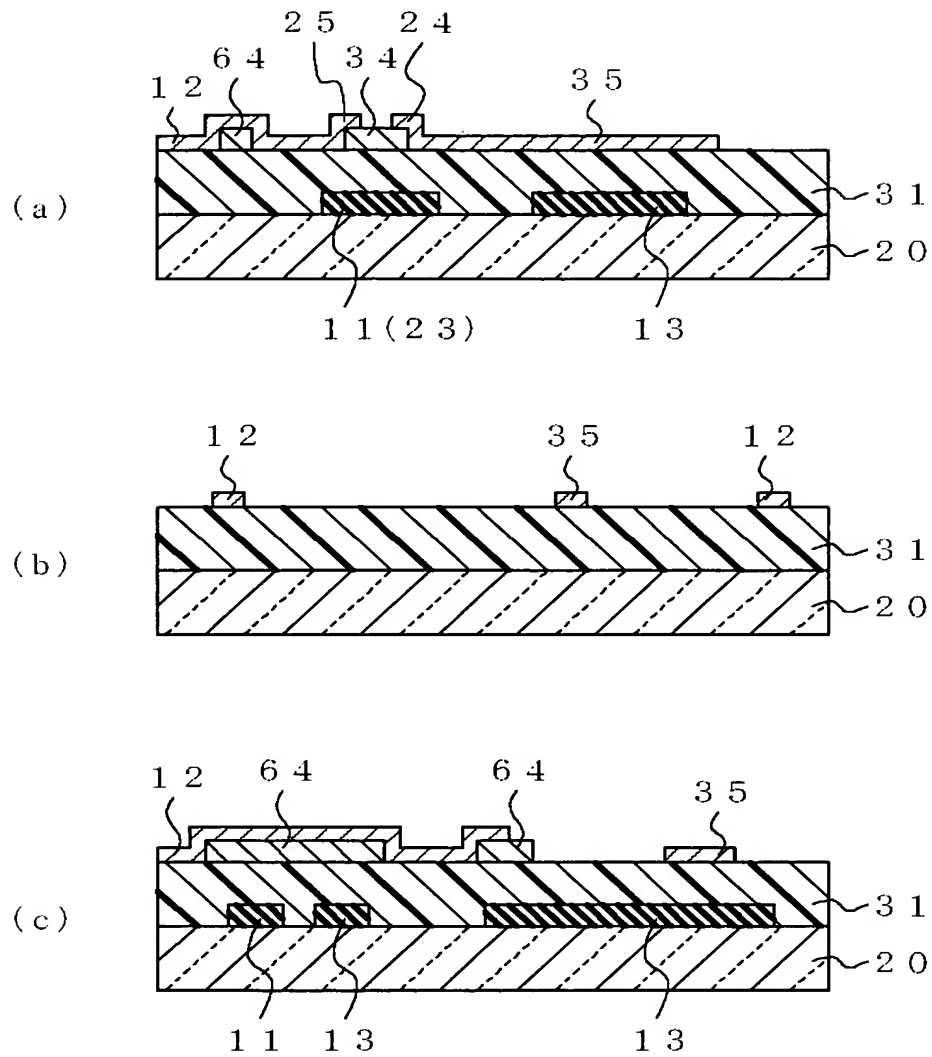
【図 7】



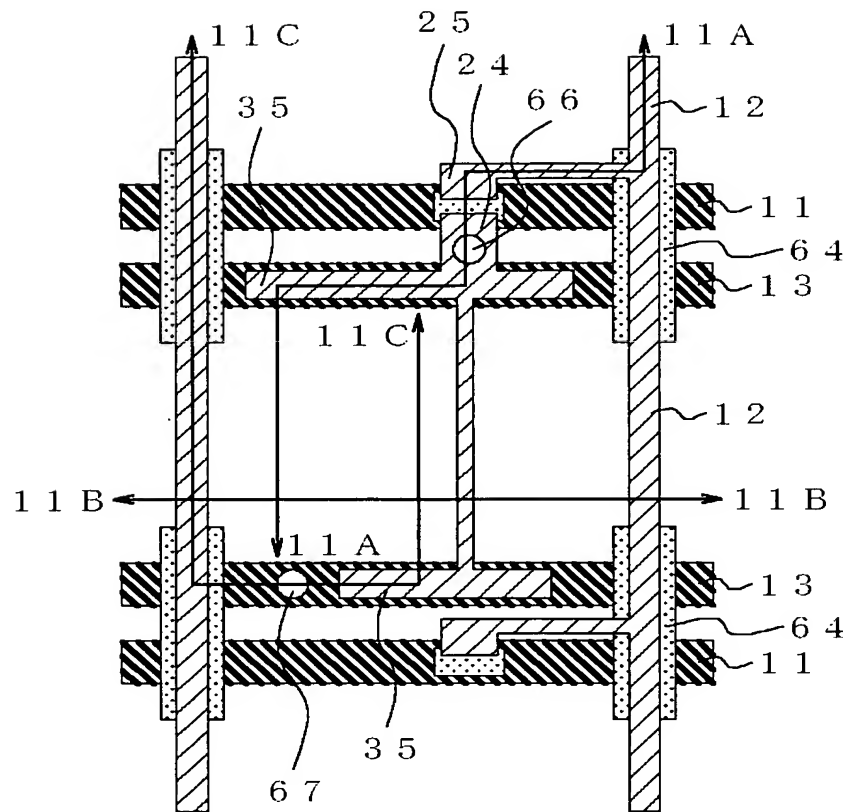
【図 8】



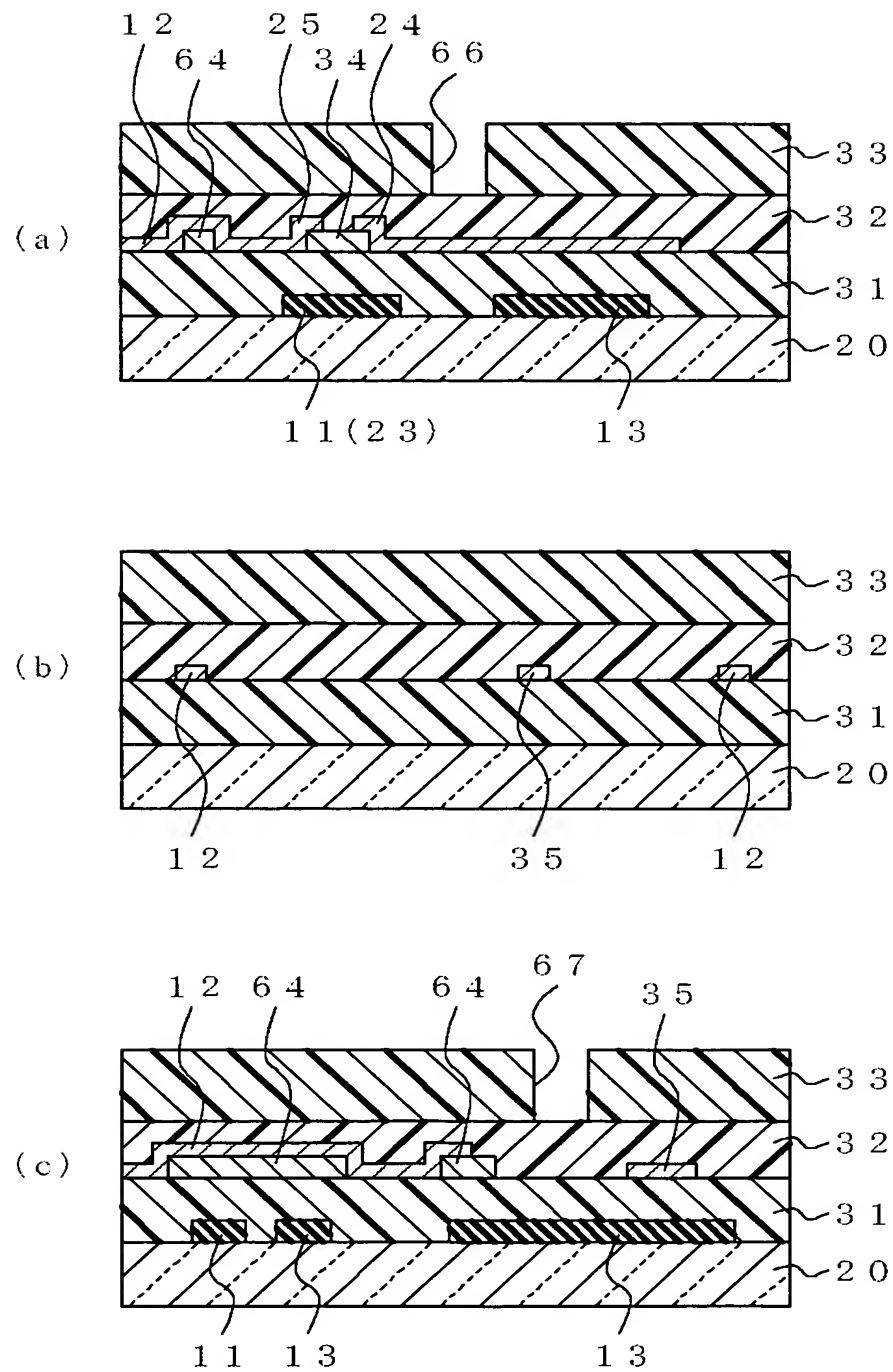
【図 9】



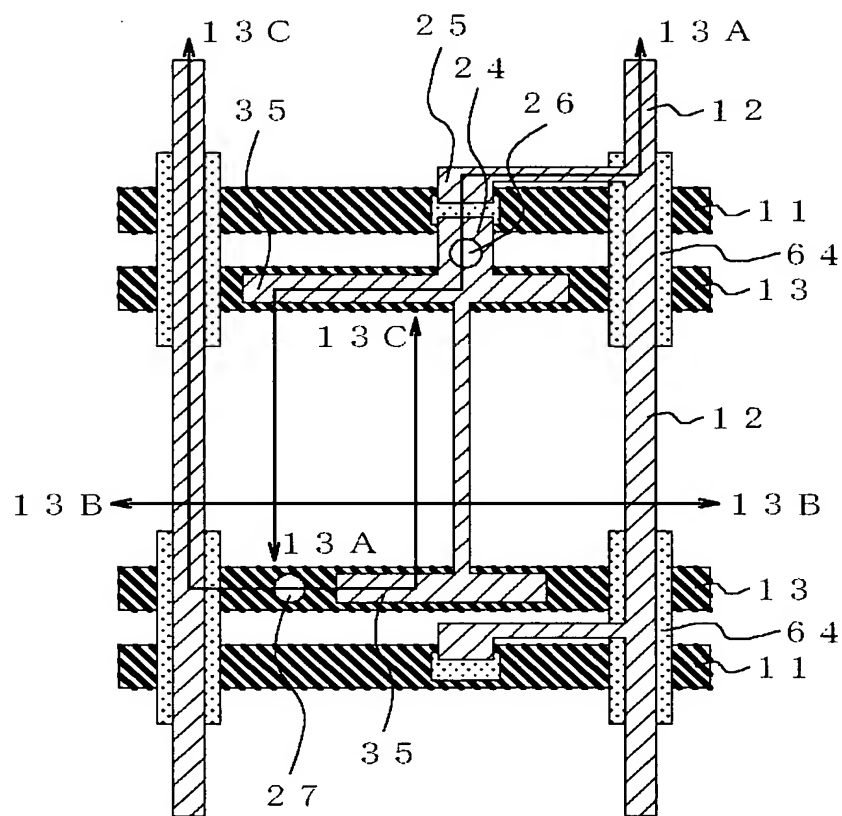
【図 10】



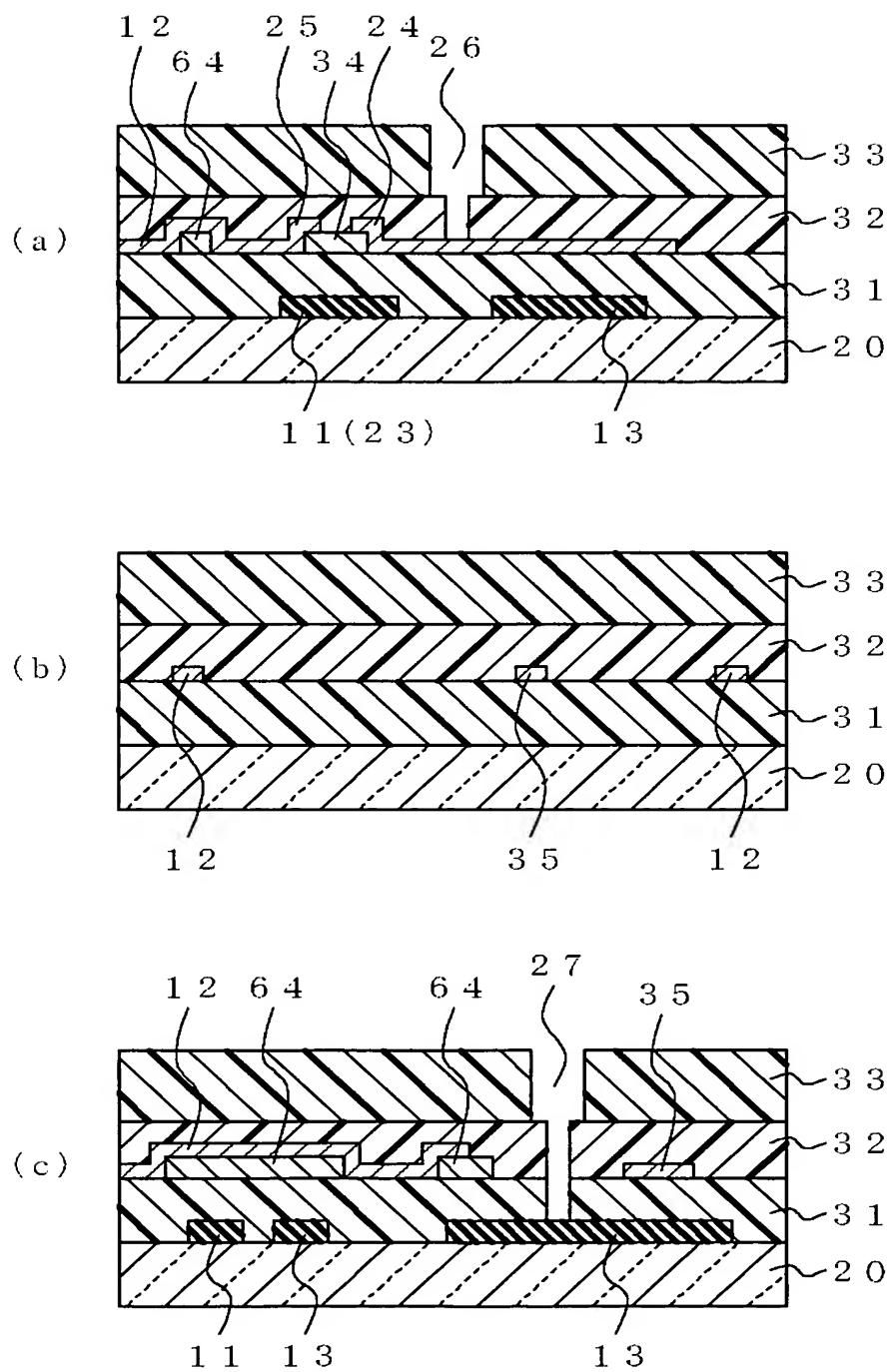
【図 11】



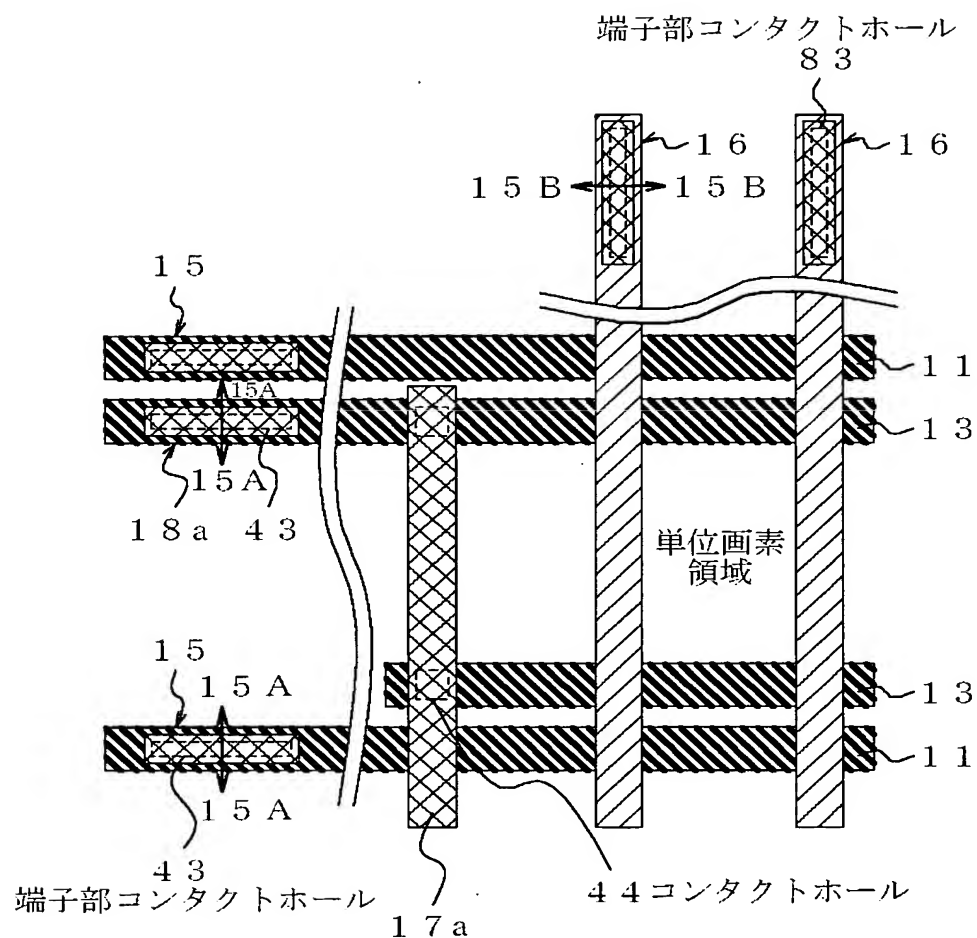
【図 12】



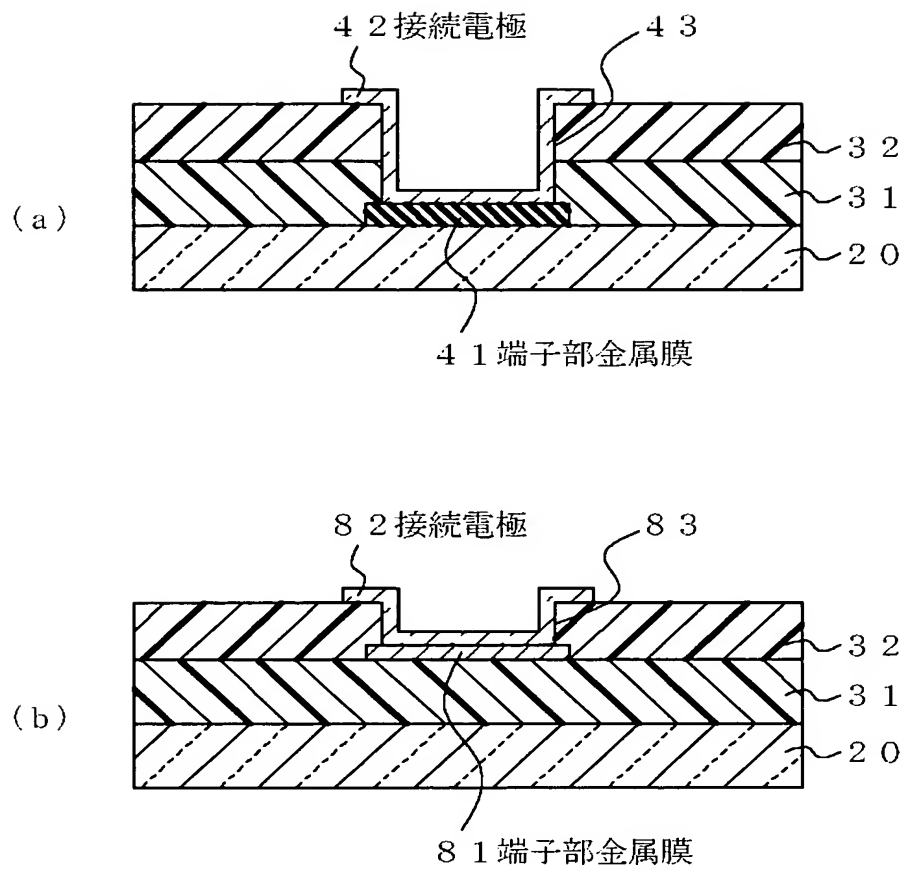
【図 13】



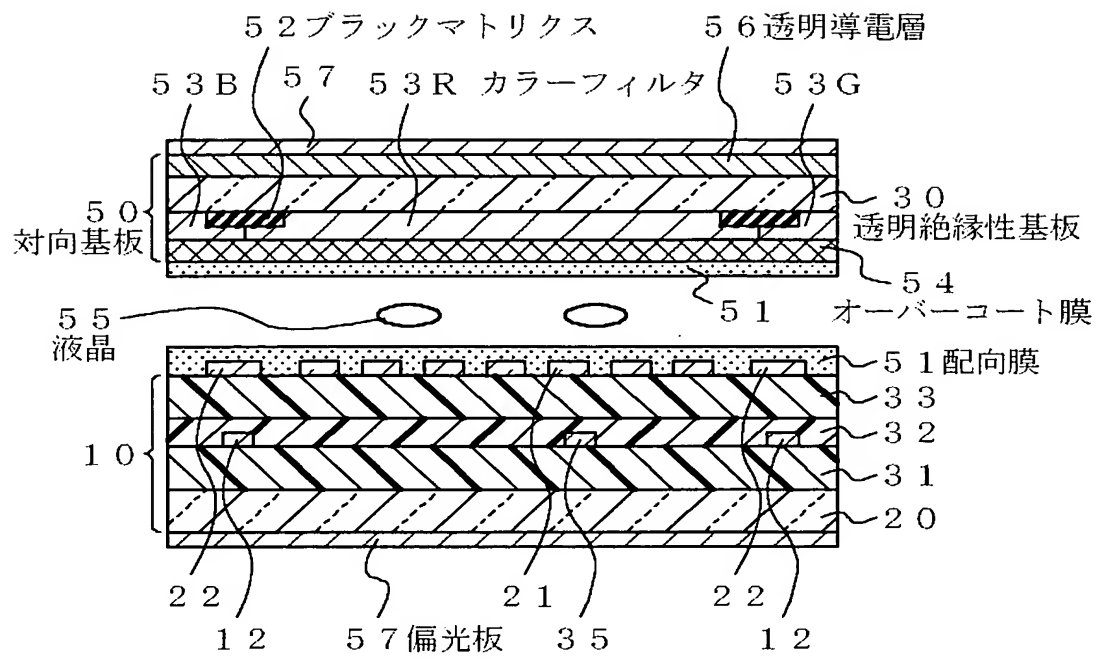
【図 14】



【図 15】



【図16】



【書類名】要約書

【要約】

【課題】少なくとも有機絶縁膜を有する層間絶縁膜上に透明導電膜をパターン形成する液晶表示装置の製造方法において、ITO膜のパターニング不均一に起因する表示ムラを改善する。

【解決手段】層間絶縁膜38の有機絶縁膜33上に室温で非晶質のITO膜を堆積し、非晶質のままITO膜をパターニングして画素電極21を形成し、配向膜形成後の熱処理によりITO膜を多結晶化する。

【選択図】 図3

特願 2 0 0 3 - 3 6 2 2 0 6

出 願 人 履 歴 情 報

識別番号

[0 0 0 1 8 1 2 8 4]

1. 変更年月日

1 9 9 0 年 8 月 1 0 日

[変更理由]

新規登録

住 所

鹿児島県出水市大野原町 2 0 8 0

氏 名

鹿児島日本電気株式会社